

UNIVERSIDAD DE HUELVA  
ESCUELA POLITÉCNICA SUPERIOR  
INGENIERO TÉCNICO INDUSTRIAL  
EXAMEN SEGUNDO PARCIAL  
31-MAY-2000

ELECTRÓNICA DIGITAL

TIEMPO: 60 MINUTOS

## TEST TIPO A

APELLIDOS : \_\_\_\_\_  
NOMBRE: \_\_\_\_\_ D.N.I.: \_\_\_\_\_  
\_\_\_\_\_

---

Notas :

?? El examen consta de 25 preguntas.

?? La calificación del examen se obtendrá sumando la puntuación según el siguiente baremo:

~~✓~~ Pregunta correcta: 0.4 puntos.

~~✓~~ Pregunta incorrecta: -0.1 puntos.

?? Las respuestas se escribirán en los casilleros correspondientes en la parte superior de las páginas.

?? Solo hay una respuesta válida por pregunta.

---

Respuestas	1 :	2 :	3 :	4 :	5 :
------------	-----	-----	-----	-----	-----

- 1) En el siguiente trozo de código: `a=3; b=a++;` ¿Cuál es el valor de a y b ?  
  - A) a=4, b=5.
  - B) a=5, b=3.
  - C) a=4, b=3.
  - D) a=4, b=4.
  
- 2) ¿En que caso necesita el microprocesador utilizar el SP para el acceso a memoria?  
  - A) Al aceptar una petición de HOLD.
  - B) Al aceptar una interrupción no enmascarable.
  - C) Al ejecutar una instrucción de salto condicional.
  - D) Al ejecutar una instrucción de salto incondicional.
  
- 3) ¿Que es un ciclo máquina?  
  - A) Cada ciclo de transferencia de datos entre dos elementos cualesquiera de la UCP a través del bus interno de transferencia.
  - B) Cada estado por los que va pasando la unidad de control.
  - C) Cada ciclo de transferencia de información entre el BIT y el bus local.
  - D) Cada operación realizada en la ULA.
  
- 4) La siguiente definición `typedef struct {uchar a,b;} elemento;`  
  - A) Define una variable “elemento” que contiene dos bytes.
  - B) Define un nuevo tipo de datos formado por una estructura de dos elementos char sin signo.
  - C) Define un nuevo tipo de datos formado por un array de dos bytes.
  - D) Define una nueva variable consistente en una estructura que contiene dos caracteres sin signo.
  
- 5) ¿Qué es un ciclo de instrucción?  
  - A) Es el conjunto de ciclos de lectura de una instrucción (fetch y lectura de operandos).
  - B) Ninguna de las respuestas es correcta.
  - C) Es exclusivamente el ciclo de fetch.
  - D) Es el conjunto de ciclos de reloj necesarios para obtener y ejecutar una instrucción.

Respuestas	6 :	7 :	8 :	9 :	10 :
------------	-----	-----	-----	-----	------

6) Los transceptores triestado:

- A) Se necesitan en buses serie.
- B) Se necesitan en buses compartidos.
- C) Se necesitan en buses multiplexados.
- D) Se necesitan en buses bidireccionales.

7) El ADM:

- A) Permite que la UCP se despreocupe de transferir los datos con la UES.
- B) Permite ambas A) y C).
- C) Permite que la UCP se despreocupe de muestrear en la UES la necesidad de realizar las transferencias de datos.
- D) No permite que la UCP se despreocupe de transferir los datos.

8) Los pasos a realizar para obtener un programa ejecutable en el 8051 son:

- A) Edición, compilación o ensamblado, linkado y programación del dispositivo.
- B) Edición, compilación o ensamblado y programación del dispositivo
- C) Edición, compilación y conversión de formato.
- D) Edición, ensamblado o compilación y linkado.

9) El microcontrolador 8051 dispone de:

- A) Tres timers, interfaz I2C, 4 puertos E/S, 4K ROM y 128 bytes RAM.
- B) Un timer, interfaz serie, 5 puertos E/S, 4K ROM y 128 bytes RAM.
- C) Dos timers, interfaz serie, 4 puertos E/S, 4 K ROM y 128byte RAM.
- D) Dos timers, interfaz serie, 4 puertos E/S, 8K de ROM y 256 bytes RAM.

10) La declaración `char *texto;` define:

- A) Un array de caracteres.
- B) Un puntero a un carácter.
- C) Una variable entera.
- D) Un carácter ASCII.

Respuestas	11 :	12 :	13 :	14 :	15 :
------------	------	------	------	------	------

11) Las interrupciones en el 8051:

- A) Se tratan siempre en modo vectorizado.
- B) El tratamiento se puede programar en modo vectorizado o autovectorizado.
- C) La posición base de la tabla de vectores se programa en uno de los registros base internos.
- D) Pueden tratarse en modo vectorizado y en modo no vectorizado.

12) Los registros internos de 16 bits del 8051:

- A) Todos son direccionables como dos registros de 8 bits.
- B) No todos son direccionables como dos registros de 8 bits.
- C) Ninguno es direccionable como dos registros de 8 bits. Simplemente hay registros de 8 bits y registros de 16 bits.
- D) No hay registros direccionables de 8 bits.

13) El rango direccionable de la memoria interna de datos del 8051 es:

- A) 128 bytes.
- B) 256 bytes.
- C) 2 Kbytes.
- D) 4 Kbytes.

14) Los puertos “cuasibidireccionales” del 8051 se definen como:

- A) Un puerto que permite escritura o lectura dependiendo de la programación previa del dispositivo.
- B) Un puerto que contiene un pull-up interno y un dispositivo en drenador abierto que permite poner un nivel lógico bajo y además la lectura de una señal externa.
- C) Un puerto que contiene un pull-up externo que permite la lectura de una señal lógica de forma correcta.
- D) Una patilla del 8051 que permite la lectura de una señal externa siempre que previamente se haya programado un cero en este puerto.

15) El siguiente trozo de ensamblador: `MOV R1, #34 / B: DJNZ R1, B:`

- A) Realiza el bucle 34 veces.
- B) Realiza el bucle 33 veces.
- C) Realiza el bucle infinitas veces.
- D) Realiza el bucle cero veces.

Respuestas	16 :	17 :	18 :	19 :	20 :
------------	------	------	------	------	------

16) En el direccionamiento indirecto:

- A) El operando forma parte de la propia instrucción.
- B) El operando está en un registro interno de la UCP.
- C) La dirección del operando forma parte de la propia instrucción.
- D) La dirección de la dirección del operando forma parte de la propia instrucción.

17) La señal /PSEN en el 8051:

- A) Permite seleccionar el modo de memoria interno/externo.
- B) Pasa a nivel bajo cuando se accede a la memoria externa de código.
- C) Pasa a nivel bajo cuando se accede a la memoria externa de datos.
- D) Permite seleccionar el bus de direcciones de 16 o de 8 bits.

18) En el siguiente trozo de código en C: `for (i=0;i==34;i++) printf("Hola");` ¿cuántas veces se realiza el bucle?

- A) 34.
- B) 33.
- C) Infinito.
- D) 0.

19) ¿Cual es la diferencia entre el bucle `do..while` y el `while` ?

- A) En el `do..while` el cuerpo se ejecuta al menos una vez, en el `while` se puede ejecutar cero veces.
- B) En el `do..while` el cuerpo puede no ejecutarse, en el `while` al menos se ejecuta una vez.
- C) En el `while` no se pueden utilizar variables, en el `do..while` sí.
- D) Son ambos iguales.

20) El registro DPTR del 8051:

- A) Se utiliza en todos los accesos.
- B) Sólo se utilizan en el acceso al espacio de memoria de datos externa.
- C) Se utiliza en los acceso a espacio de código y espacio de datos externo.
- D) Tiene un tamaño de 8 bits.

Respuestas	21 :	22 :	23 :	24 :	25 :
------------	------	------	------	------	------

- 21) La interfaz de periféricos serie del 8051:
- A) Se accede a través de registros de función especial.
  - B) Se accede a través de instrucciones especiales del microcontrolador.
  - C) Debe funcionar sólo mediante interrupciones.
  - D) Se encarga de la comunicación con el bus local del microprocesador.
- 22) Cuales son las zonas de memoria direccionables en el 8051:
- A) Memoria de E/S, memoria de datos externa y memoria de datos interna.
  - B) Memoria de datos interna y memoria de datos externa.
  - C) Memoria de código, memoria de datos interna y memoria de datos externa.
  - D) Ninguna de las anteriores.
- 23) En el 8051 la velocidad de transmisión en la interfaz serie:
- A) No se puede programar, debe ser fijada externamente mediante un oscilador.
  - B) Se programa escribiendo directamente a los registros TCON y SCON.
  - C) Se programa en los registros TCON y P0.
  - D) Se programa en el registro SCON.
- 24) Un programa ensamblador puede tener como mínimo:
- A) Un segmento de código, otro de datos y otro para la pila.
  - B) Un segmento de código únicamente.
  - C) Un segmento de código y otro de datos.
  - D) Un segmento de código y otro de E/S.
- 25) Para modificar únicamente el bit 4 (quinto bit) de P2 poniendolo a nivel alto, debo hacer:
- A)  $P2 \mid= 0x10;$
  - B)  $P2 = P2 \mid (1 \ll 5);$
  - C)  $P2 \mid= (1 \ll (7-4));$
  - D)  $P2 \&= (1 \ll 4);$