

UNIVERSIDAD DE HUELVA
ÁREA DE SISTEMAS

EXAMEN PARCIAL DEL 15-FEB-2000 TIEMPO: 40 MINUTOS

ESCUELA POLITÉCNICA SUPERIOR
ELECTRÓNICA DIGITAL S. DIGITALES

TEST TIPO A

APELLIDOS : _____

NOMBRE: _____ D.N.I.: _____

Notas :

?? El examen consta de 20 preguntas.

?? La calificación del examen se obtendrá sumando la puntuación según el siguiente baremo:

✍✍Pregunta correcta: 0.4 puntos.

✍✍Pregunta incorrecta: -0.1 puntos.

?? Las respuestas se escribirán en los casilleros correspondientes en la parte superior de las páginas.

?? Solo hay una respuesta válida por pregunta.

Respuestas	1 :	2 :	3 :	4 :	5 :
------------	-----	-----	-----	-----	-----

- 1) En el estudio de los diagramas de tiempo, se define T_{PLH} como:
- A) Tiempo de retardo o propagación que transcurre al pasar la entrada de 1 a 0.
 - B) Tiempo de retardo o propagación al pasar la salida de 1 a 0.
 - C) Ninguna de las respuestas es cierta.
 - D) Tiempo de retardo o propagación que transcurre al pasar la salida de 0 a 1.
- 2) Dada la función $f = A \& B \# C \# !B \& C$, se desea implementar utilizando una red de puertas OR-AND, o sea, en forma de productos de sumas. La función transformada a implementar será:
- A) $f = (A \# B) \& (A \# C) \& (!B \# C)$.
 - B) $f = (A \# B) \& (!A \# !C) \& (B \# C)$.
 - C) $f = (!A \# !B) \& (!A \# !C) \& (B \# !C)$.
 - D) $f = (A \# !B) \& (A \# C) \& (B \# C)$.
- 3) Se desea diseñar un decodificador BCD-7 Segmentos. El circuito que decodifica el segmento "g" es el siguiente: (Los bits del código BCD se representan con las letras A, B, C, D, siendo A el MSB).
- A) $f(g) = A ? B \overline{C} ? \overline{B} C ? B \overline{D}$.
 - B) $f(g) = \overline{A} \overline{D} ? \overline{B} \overline{C} \overline{D}$.
 - C) $f(g) = \overline{A} \overline{B} \overline{C} \overline{D} ? \overline{A} \overline{D}$.
 - D) $f(g) = A ? \overline{A} \overline{D} ? \overline{A} C \overline{D}$.
- 4) Pueden producirse fenómenos aleatorios dinámicos (un doble glitch) en la siguiente función $f = ((!A \# !B) \& (A \# C)) \# A \& D$, en el caso siguiente:
- A) Si coincide que $D=B=1$ y $C=0$.
 - B) Nunca suceden estos fenómenos en este circuito.
 - C) Siempre pueden ocurrir estos fenómenos.
 - D) Si coincide que $C=1$ y $B=D=0$.
- 5) Dado un sistema de representación de números binarios en punto flotante con la siguiente configuración: mantisa entera de 4 bits más bit de signo, exponente de 2 bits más bit de signo. La menor fracción representable es:
- A) $+2E-4$.
 - B) Ninguna de las respuestas es correcta.
 - C) $+1*2E+3$.
 - D) $+1*2E-2$.

Respuestas	6 :	7 :	8 :	9 :	10 :
------------	-----	-----	-----	-----	------

- 6) Las escalas de integración de fabricación de circuitos integrados van aumentando progresivamente, llamándose, por orden ascendente de integración:
- A) MSI, SSI, LSI, VLSI...
 - B) SSI, MSI, LSI, VLSI...
 - C) VLSI, LSI, MSI, SSI...
 - D) LSI, MSI, SSI, VLSI...
- 7) Un secuencial de Moore se caracteriza porque:
- A) Se obtienen las salidas de los estados internos. No intervienen las entradas directamente.
 - B) El sincronismo de las señales se establece mediante un determinado código de las señales de entrada.
 - C) Las salidas se obtienen como combinación de las entradas con los estados internos.
 - D) El sistema evoluciona sin ninguna señal de sincronismo.
- 8) Una memoria de solo lectura (ROM), que puede programarse (PROM), puede considerarse como un dispositivo lógico programable (PLD) que se caracteriza por tener:
- A) Un array tipo AND y otro tipo OR que pueden ser programados por el usuario.
 - B) Un array tipo AND ya programado que funciona como decodificador de direcciones y un array OR programable por el usuario.
 - C) Un array tipo AND programable por el usuario y un array tipo OR ya programado que funciona como decodificador de direcciones.
 - D) Dos arrays tipo AND, uno ya programado que funciona como decodificador y otro programable por el usuario.
- 9) El circuito integrado 74LS74, que son 2 flip-flops tipo D activados por flanco de subida, indica en sus características un Tiempo de setup mínimo de 20 ns y Tiempo de Hold mínimo = 0 ns. Esto quiere decir que la entrada D debería permanecer estable:
- A) 0ns antes del flanco negativo de reloj y 20ns después, ya que en este tiempo se determina la operación a realizar.
 - B) 20ns antes del flanco positivo del reloj y 0ns después, para que de tiempo a estabilizarse hasta el flanco negativo.
 - C) 20ns antes del flanco positivo del reloj y 0ns después, ya que en este tiempo se determina la operación a realizar.
 - D) 20ns antes del flanco positivo de reloj y 0ns después del flanco negativo.
- 10) ¿Existe alguna diferencia, dentro de los dispositivos lógicos programables, entre PAL y PLA?
- A) Si, la PAL admite una mayor flexibilidad de programación que la PLA.
 - B) En la PLA los arrays tipo AND y OR son ambos programables por el usuario, en la PAL solo lo es el tipo AND.
 - C) Si, la PAL tiene programable el array tipo OR y la PLA tiene programables el OR y el tipo AND.
 - D) No existe ninguna diferencia, son ambos arrays lógicos programables.

Respuestas	11 :	12 :	13 :	14 :	15 :
------------	------	------	------	------	------

- 11) ¿ Pueden implementarse circuitos aritméticos que operen en BCD?
- A) Si, puede operarse directamente, ya que es un sistema de codificación de los dígitos decimales.
 - B) Si, mediante circuitos complementadores y sumadores.
 - C) Si, incluyendo un circuito corrector que suma 6 en caso de que el resultado por dígito sea mayor que 9.
 - D) Si, pero es necesario incluir un circuito corrector que suma 6 si la suma por dígito es menor que 9.
- 12) Se desea diseñar un circuito secuencial que funcione análogo a un contador Johnson de 4 bits, o sea, que cuente la secuencia 0000,0001,0011,1111,1110,1100,1000 cíclicamente. Respecto al tipo y número de biestables a utilizar:
- A) Podrán utilizarse 4 biestables de cualquier tipo.
 - B) Evidentemente se utilizarán 4 biestables del tipo T o JK, ya que estarán funcionando en modo toggle.
 - C) Deberá utilizarse 4 biestables tipo D.
 - D) Es más factible utilizar 2 biestables tipo T o JK.
- 13) Con la lógica multinivel en las PLDs podemos:
- A) Aumentar el número de entradas del dispositivo.
 - B) Aumentar el número de términos productos útiles en nuestro diseño, y por tanto, abaratar su costo.
 - C) Disminuir los tiempos de respuesta de nuestro diseño.
 - D) No supone ninguna ventaja ni inconveniente.
- 14) Un compilador de PLDs procesa un fichero fuente que define la función que realiza nuestro dispositivo programable y puede genera a su salida:
- A) Un listado de funciones resueltas, asignación de patillas y mapa de fusibles.
 - B) Solo mapa de fusibles.
 - C) Solo las funciones resueltas, asignación de patillas y simulación del dispositivo.
 - D) funciones resueltas y mapa de fusibles.
- 15) Las partes que integran un sistema basado en microprocesador (SBM) son:
- A) La Unidad Central de Proceso (UCP), la Unidad de Entrada/Salida (UES) y la Unidad Central de Memoria (UCM).
 - B) La UCP, la UES, la UCM y el Bus del Sistema.
 - C) La UCP, el teclado y el monitor.
 - D) La UCP, el teclado, el monitor y el disco duro.

Respuestas	16 :	17 :	18 :	19 :	20 :
------------	------	------	------	------	------

- 16) En un biestable, la diferencia entre el disparo por flanco y el disparo por nivel es:
- A) El nivel es más fácil de producir que la transición.
 - B) Las entradas se prueban en un momento específico en el disparo por flanco.
 - C) El circuito de disparo por flanco presenta un periodo de tiempo más largo.
 - D) Los disparos por nivel presentan un periodo de tiempo más largo.
- 17) Una maquina de estados se implementa con un contador cuando:
- A) El número de estados es muy grande.
 - B) El número de estados es muy pequeño.
 - C) Los estados siguen una secuencia predecible, como por ejemplo un semáforo.
 - D) El diagrama de estados tiene bucles.
- 18) En los sistemas basados en microprocesador, el acceso directo se utiliza cuando:
- A) El microprocesador busca instrucciones en la memoria.
 - B) Los datos se trasladan del periférico o E/S de forma directa a la memoria o UCM sin la intervención del microprocesador.
 - C) Los datos se trasladan del microprocesador al periférico de forma directa.
 - D) Ninguna de las anteriores.
- 19) La diferencia entre los dispositivos programables basados en PAL xRx (como la 16R8) y xVx (como la 22V10) es:
- A) Ninguna.
 - B) los dispositivos xVx están basados en macroceldas complejas, mientras que los xRx solo disponen de biestables a la salida de la matriz AND-OR.
 - C) los dispositivos xRx están basados en macroceldas complejas, mientras que los xVx solo disponen de biestables a la salida de la matriz AND-OR.
 - D) los dispositivos xVx no disponen de registros, mientras que los xRx si.
- 20) La principal diferencia entre los dispositivos CPLDs y las FPGAs es:
- A) El gran consumo de corriente de los CPLDs.
 - B) El formato de las conexiones entre bloques de lógica, CPLDs utilizan un rutado único de las conexiones internas y las FPGAs varios tipos de rutado segmentado.
 - C) El elevado precio de los CPLDs.
 - D) El formato de las conexiones entre bloques de lógica, FPGAs utilizan un rutado único de las conexiones internas y las CPLDs varios tipos de rutado segmentado.