# TEMA III.- ANÁLISIS DE CIRCUITOS COMBINACIONALES

En el presente tema, vamos a presentar los mecanismos y procedimientos para poder obtener el comportamiento, tanto lógico como temporal (en un grado no excesivamente preciso), de un circuito combinacional.

## 1. Introducción.

Dentro de la Electrónica, existen dos problemas básicos: análisis y diseño de circuitos. Luego antes de abordar dichos problemas, vamos a darles una posible definición.

El problema de análisis (que trataremos con respecto a los circuitos combinacionales en este tema) se puede argumentar de la siguiente forma:

```
Dado un circuito electrónico, determina el comportamiento
y la funcionalidad que presenta dicho circuito.
```

En cambio, el problema del diseño (que veremos en el tema IV y siguientes con respecto a los circuitos combinacionales) es el siguiente:

```
Dados un comportamiento y una funcionalidad, determina el
circuito electrónico que los presenta.
```

Es decir, un problema es el inverso del otro.

Estos dos problemas se pueden afrontar desde tres formas diferentes:

- Mediante técnicas algebraicas, generalmente cálculos a mano. Este hecho conlleva una limitación a bloques o circuitos pequeños.
- Mediante simulación hardware o emulación. Este método se basa en la construcción de un modelo físico, siendo este último el que es estudiado. Por ejemplo, montando un circuito en una placa de entrenamiento.
- Mediante simulación. Nos ayudamos de las herramientas de diseño asistido por ordenador (C.A.D.), en la que emulamos el circuito. Estas herramientas se pueden clasificar en herramientas de simulación (para obtener el comportamiento de un circuito) y de síntexis (para obtener un circuito a partir de un comportamiento).

De las tres formas, la más empleada es la simulación por ser la que mayor potencia de cálculo presenta y por lo tanto la que mayores sistemas puede abarcar.

## 2. Puertas Lógicas.

Una de las principales ventajas de utilizar el álgebra de conmutación radica en que las operaciones básicas de este álgebra (operación AND, OR y NOT) tienen un equivalente directo en términos de circuitos. Estos circuitos equivalentes a estas operaciones reciben el nombre de **puertas lógicas**. No obstante, el resto de circuitos lógicos básicos también reciben el nombre de puertas, aunque su equivalencia se produce hacia una composición de las operaciones lógicas básicas.

Las tres puertas fundamentales reciben el mismo nombre que los operadores, es decir, existen las **puertas AND, puertas OR y puertas NOT**. La última puerta recibe el nombre más usual de **inversor**. En la figura 3.1 mostramos los símbolos de estas puertas tanto tradicionales como internacionales, aunque usaremos preferentemente los símbolos tradicionales.

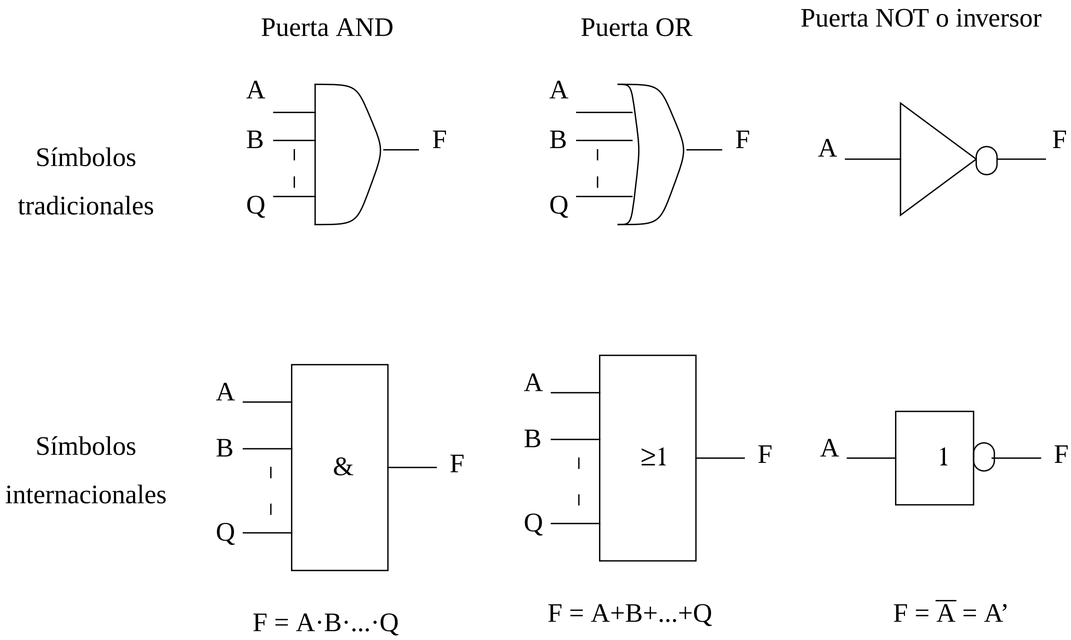



Figura 3.1.- Simbología tradicional e internacional correspondiente a las puertas lógicas básicas.

En primer lugar debemos identificar aquellos conjuntos de puertas con los que se puede implementar cualquier función lógica. Así

> Un **conjunto de puertas completo** es aquel conjunto con el que se puede implementar cualquier función lógica

El conjunto completo más intuitivo es aquel formado por todas las operaciones básicas del álgebra de conmutación, es decir, el conjunto formado por puertas AND, OR e inversores.

El siguiente paso consiste en identificar cuando un conjunto de puertas es completo. Si nos guiamos por la definición, podríamos pensar que si empezamos a implementar funciones arbitrarias, podríamos determinar si el conjunto de puertas es completo. No obstante, este método no sería muy práctico ya que siempre existiría la duda de si alguna función que no hubiésemos implementado, no podría implementarse con dicho conjunto. Por lo tanto, tenemos que buscar otro método que no deje lugar a dudas.

Este método podría consistir en obtener las puertas de un conjunto completo ya conocido, por ejemplo, las tres puertas básicas. Si esta transformación es factible, podemos garantizar que el nuevo conjunto es completo. De hecho, para implementar una función en el nuevo conjunto, podríamos ir transformando puerta a puerta (aunque esta solución no sería óptima). Por ejemplo, probaremos con el conjunto formado con las puertas AND y los inversores (figura 3.2):

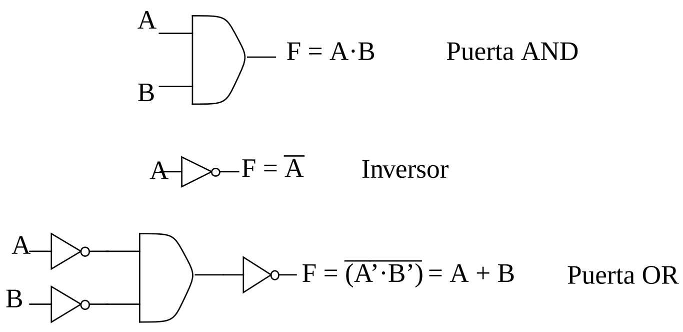



Figura 3.2.- Conjunto completo formado por puertas AND e inversores.

Luego, el conjunto formado por las puertas AND e inversores forman un conjunto completo. De idéntica forma se puede probar que el conjunto formado por las puertas OR y los inversores forman un conjunto completo.

Debido a esta propiedad (que las puertas AND e inversores, al igual que las puertas OR e inversores, forman un conjunto completo), cobra especial importancia la unión de una puerta AND (u OR) con un inversor, dando lugar a puertas específicas llamadas puertas NAND (AND-NOT) y NOR (OR-NOT), cuyos símbolos se muestran en la figura 3.3.

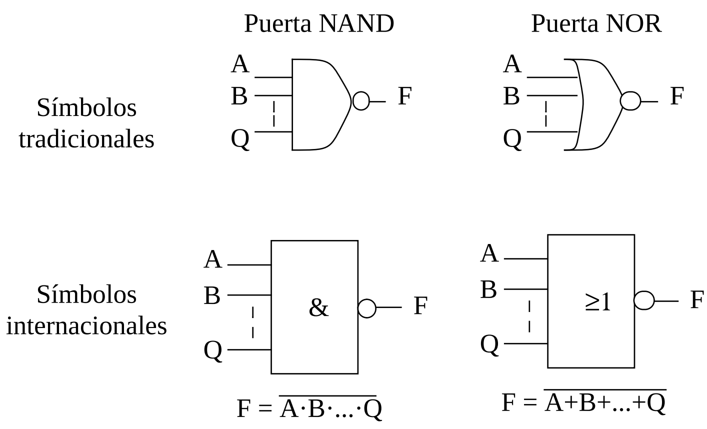



Figura 3.3.- Simbología tradicional e internacional de las puertas NAND y NOR.

Se puede probar que tanto las puertas NAND como las puertas NOR forman un conjunto completo, como vemos en la figura 3.4:

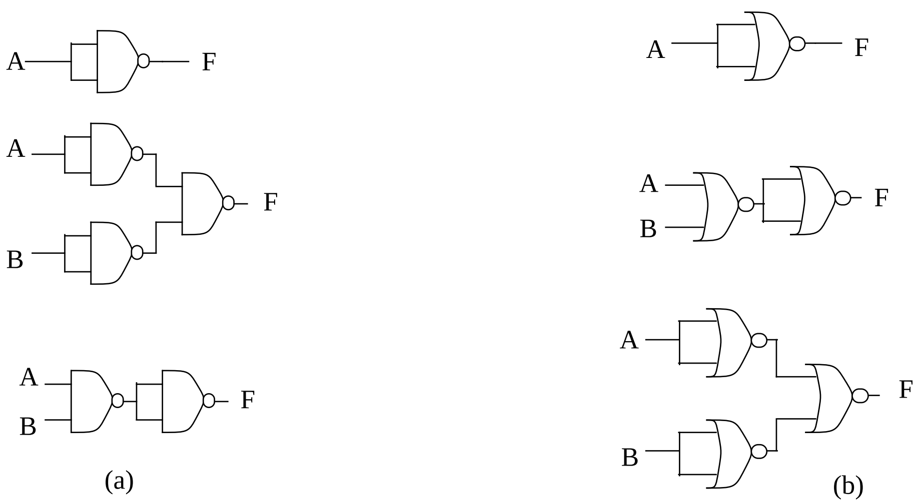
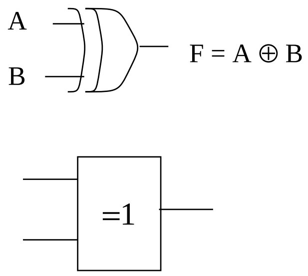



Figura 3.4.- Conjuntos completos formados por puertas (a) NAND y (b) NOR.

Dentro de las denominadas puertas, que no implementan un operador directo, se encuentra la conocida como OR-exclusiva o XOR. Esta puerta muestra la siguiente funcionalidad: Y = A'·B + A·B'. La importancia radica en su amplio uso en la aritmética binaria (siendo la puerta base de la suma). También es muy usada en las circuiterías de detección y corrección de errores, implementando funciones de comparación y paridad. Su símbolo y tabla de combinaciones se muestra en la figura 3.5.




| A | B | F |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

Figura 3.5.- Símbolo y tabla de verdad de la función XOR (exclusiva OR).

Además de tener las propiedades conmutativas y asociativas, algunas igualdades útiles son las siguientes:

- $(x \oplus y)' = x' \oplus y = x \oplus y'$
  - $(x \oplus y)' = (x \cdot y' + x' \cdot y)' = (x \cdot y')' \cdot (x' \cdot y)' = (x' + y) \cdot (x + y') = x \cdot y + x' \cdot y'$
  - $x' \oplus y = x' \cdot y' + x \cdot y$
  - $x \oplus y' = x \cdot y + x' \cdot y'$
- $x \oplus x = 0$
  - $x \oplus x = x \cdot x' + x' \cdot x = 0 + 0 = 0$
- $x \oplus x' = 1$
  - $x \oplus x' = x \cdot x + x' \cdot x' = x + x' = 1$

- $x \oplus 1 = x'$
  - $x \oplus 1 = x \cdot 0 + x' \cdot 1 = 0 + x' = x'$
- $x \oplus 0 = x$
  - $x \oplus 0 = x \cdot 1 + x' \cdot 0 = x + 0 = x$
- $x \cdot (y \oplus z) = (x \cdot y) \oplus (x \cdot z)$
  - $x \cdot (y \oplus z) = x \cdot (y \cdot z' + y' \cdot z) = x \cdot y \cdot z' + x \cdot y' \cdot z$
  - $(x \cdot y) \oplus (x \cdot z) = (x \cdot y)(x' + z') + (x' + y')(x \cdot z) = x \cdot y \cdot z' + x \cdot y' \cdot z$
- $x \oplus (x \cdot y') = x + y$
  - $x \oplus (x \cdot y') = x \cdot (x' + y) + x' \cdot (x \cdot y') = x \cdot y$
- $x \oplus (x + y) = x' \cdot y$
  - $x \oplus (x + y) = x \cdot (x' \cdot y') + x' \cdot (x + y) = x' \cdot y$

Como podemos ver, la negación se obtiene con una puerta XOR y el valor lógico “1”; no obstante, no podemos conseguir ninguna puerta AND u OR a partir exclusivamente de una puerta XOR, ya que para obtener una de las operaciones básicas debemos ayudarnos de la otra. Luego, la puerta XOR no forma un conjunto completo, pero si le añadimos una puerta AND o una puerta OR, sí se convierten en un conjunto completo.

Una nota importante en todos los símbolos es que la presencia de un círculo indica una inversión, como podemos ver en la figura 3.6:

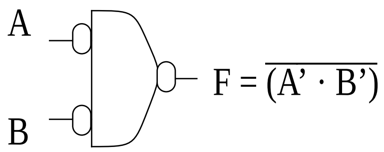



Figura 3.6.- Utilización de los “círculos” como símbolo de negación.

## 3. Análisis.

El comportamiento de los circuitos combinacionales sólo depende de las señales de entrada en un instante determinado, y no de la secuencia de entradas, es decir, de la historia del circuito. Este hecho no quiere decir que el comportamiento temporal no sea importante, de hecho una de las principales características de los circuitos que se tienen en cuenta es la velocidad de operación o el retraso de propagación. En función de este retraso, podemos encontrar dos zonas temporales de operación bien diferenciadas: estado estacionario y estado transitorio. Una posible definición de estos estados sería la siguiente:

> El estado transitorio es aquel espacio temporal que va desde el cambio de las entradas hasta que la salida se estabilice.

En este estado, tanto las señales internas como las de salida pueden sufrir cambios (no necesariamente uno solo, sino que pueden ser varios), aunque las señales de entrada no cambien. Estos posibles cambios son los necesarios para que el circuito busque su estabilización.

```
El estado estacionario es aquel espacio temporal que va
desde la estabilización del circuito lógico hasta que las
entradas vuelvan a cambiar.
```

En este estado, ninguna de las señales del circuito puede sufrir ningún cambio, a no ser que sean las señales de entrada. Esta diferencia se puede apreciar en la figura 3.7. Es decir, en el estado transitorio se producen todos los cambios necesarios en las señales de salida (e internas) hasta conseguir la estabilización del circuito. En cambio, en el estado estacionario, las señales de salida (e internas) están estables a su valor correcto. Por lo tanto, *el comportamiento lógico hay que observarlo en el estado estacionario*, en el cual no se producirá ningún cambio adicional debido al cambio actual de las señales de entrada.

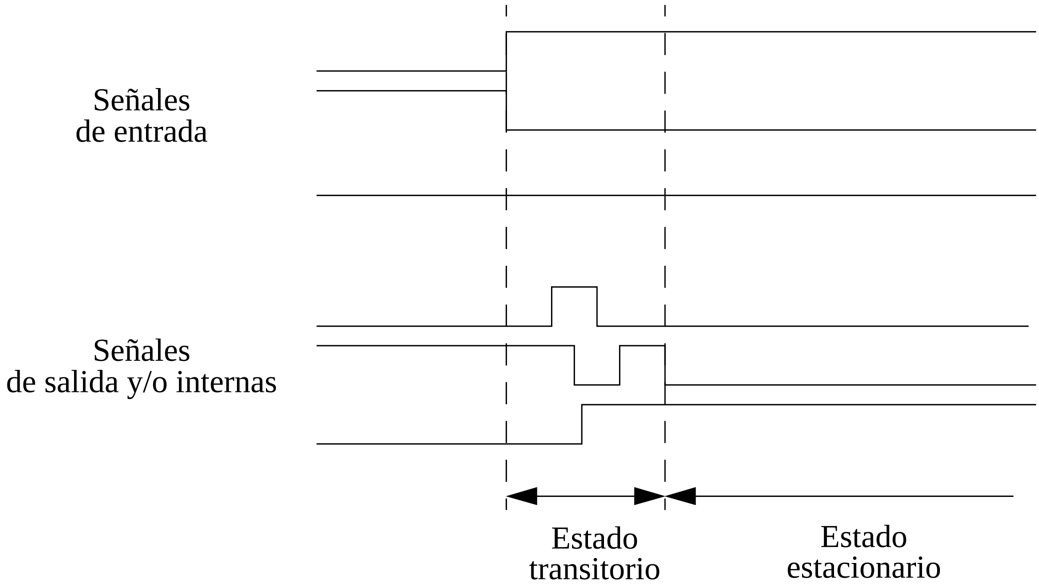



Figura 3.7.- Separación entre estados transitorios y estacionarios.

## 3.1. Análisis estacionario.

Una vez planteado en la zona temporal donde nos encontramos, el estado estacionario, vamos a afrontar el análisis estacionario de un circuito combinacional. En este estado, las señales del circuito no cambian, luego lo significativo de este estado es su valor. Una forma simple de analizar un circuito en su estado estacionario consiste en etiquetar todos los nodos del circuito con la función lógica que realizan. Por lo tanto, la fórmula de conmutación coincidirá con la etiqueta del nodo de salida, sustituyendo las señales internas por sus funciones de las variables de entrada.

En la figura 3.8 mostramos un ejemplo de análisis estacionario. Por lo tanto, una vez que tenemos etiquetado la(s) señal(es) de salida, tenemos que recorrer el circuito en orden inverso para determnar las fórmulas de cada una de las señales internas.

Una vez que tenemos la fórmula con la que hemos implementado la función, se puede representar mediante su tabla de combinaciones, mostrada en la tabla 3.1. Como ya comentamos, la tabla de verdad debe tener como mínimo todas las señales de entrada y salida. No obstante, puede ser interesante incluir las señales internas para una obtención más segura. Este

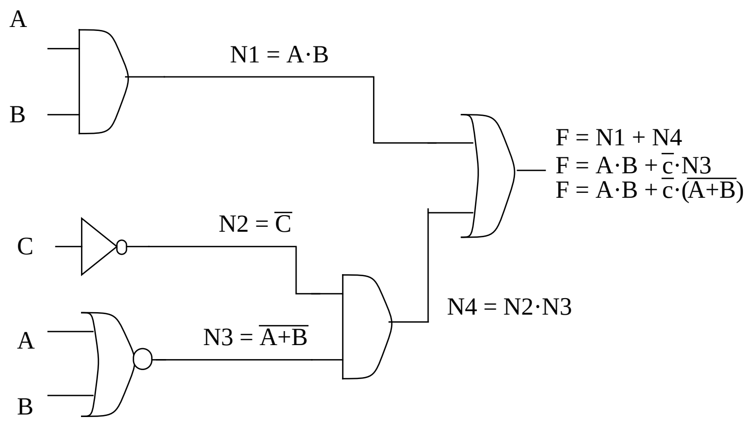



Figura 3.8.- Ejemplo de análisis estacionario de un circuito lógico.

hecho suele cobrar más sentido cuando el circuito que tenemos que analizar sea más complejo, tanto en dimensiones como en complejidad de los componentes.

| A | B | C | N1 | N2 | N3 | N4 | F |
|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 |
| 0 | 0 | 1 | 0 | 0 | 1 | 0 | 0 |
| 0 | 1 | 0 | 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 | 0 | 0 | 1 |

Tabla 3.1. Tabla de verdad del ejemplo de la figura 3.8.

Algunas recomendaciones simples para una mayor facilidad de obtener los valores de una fórmula lógica pueden ser las siguientes:

- Si la fórmula es una suma de términos, el valor será igual a ‘1’ siempre y cuando algunos de los términos sea ‘1’. Luego, nos centramos término a término para ver si su valor es ‘1’. En todos los casos en que ningún término sea ‘1’, el valor es ‘0’.
- Si la fórmula es una producto de términos, el valor será igual a ‘0’ siempre y cuando algunos de los términos sea ‘0’. Luego, nos centramos término a término para ver si su valor es ‘0’. En todos los casos en que ningún término sea ‘0’, el valor es ‘1’.
- Si la fórmula es una mezcla de sumas y productos, se aplican las recomendaciones anteriores según corresponda

## 3.2. Análisis transitorio.

El estado transitorio, como ya hemos visto, tiene unos límites temporales y la posibilidad de cambiar un número aleatorio de veces las señales del circuito. Por lo tanto, lo importante de este estado será conocer ese límite temporal, y las transiciones no necesarias que se producirán.

### 3.2.1. Caminos críticos

El primer dilema con el que nos encontramos es discenir cuando acaba el estado transitorio y empieza el estado estacionario. Esta frontera se podría encontrar obteniendo el retraso de propagación del circuito (duración del estado transitorio). Este retraso será igual a la suma de los retrasos de las puertas por las que se transmiten los datos. En el ejemplo anterior podemos distinguir tres caminos diferentes por simple inspección:

- AND - OR --> $T = T_{AND} + T_{OR}$
- INV - AND - OR --> $T = T_{INV} + T_{AND} + T_{OR}$
- NOR - AND - OR --> $T = T_{NOR} + T_{AND} + T_{OR}$

Ahora nos encontramos ante el problema de qué camino deberíamos escoger. No obstante, no podemos perder de vista que lo realmente imortante es el tiempo que transcurre desde que entra la señal hasta que llega a la salida. Luego, puede que existan caminos equivalentes (en el sentido de que tengan el mismo retraso). De estos caminos debemos elegir los más lentos, con el fin de garantizar que cualquier combinación de entrada habrá llegado a la salida transcurrido dicho tiempo.

Cada combinación de entradas llegará al nodo de salida por uno o varios de esos caminos (siempre el más rápido cortando el más lento). Igual que una combinación puede llegar a la salida por varios caminos, se puede dar el caso de que un camino se encuentre permanentemente cortado, es decir, siempre exista otro con menor retraso. Por lo tanto, tenemos que garantizar que el camino, que hayamos elegido como crítico, se siga por alguna combinación. Las situaciones más usuales en las que un camino se corta son las siguietnes:

- F · ‘0’, ya que la salida no depende del camino elegido, sino que siempre valdrá ‘0’
- F + ‘1’, por la misma razón anterior.

Veamos qué combinaciones sigue cada camino del circuito de la figura 3.8:

- En el caso del primer camino, la operación $\overline{C} \cdot (\overline{A+B})$ no debe influir en la operación OR. Por lo tanto, ésta debe valer ‘0’ para que x + ‘0’= x. Luego las combinaciones que siguen este camino son:
  - ABC = 001 - 011 - 101 - 111 - 010 - 100 - 110
- En el caso del segundo camino, la operación $\overline{C} \cdot (\overline{A+B})$ sí debe influir en la operación OR, por lo que en este caso A·B debe valer ‘0’ para que ‘0’ + x = x. Además, la operación NOR no debe influir en la operación AND, por lo que $\overline{A+B}$ debe valer ‘1’ para que ‘1’ · x = x. Luego las combinaciones que siguen este camino son:
  - ABC = 000 - 001
- La descripción del tercer camino será semejante a la del segundo intercambiando los papeles del inversor y la puerta NOR. Luego las combinaciones serán:
  - ABC = 000 - 010 - 100

Como podemos ver, tenemos combinaciones que verifican más de un camino como puede ser la combinación “000” (entre otras). Cuando estamos en estas situaciones, el retraso de dicha combinación será el menor retraso (ya que en ese momento, la señal ha llegado a la salida).

Por lo general, los estados transitorios y estacionarios no están referenciados a cada combinación de las señales de entrada, sino al circuito en sí mismo. Luego, la duración del estado transitorio se toma como la más larga, asegurando así que en el estado estacionario las señales de salida estarán estabilizadas.

El camino crítico se define como aquel camino que produce el mayor retraso para alcanzar la estabilización de las señales del circuito.

Luego lo realmente interesante es obtener el camino crítico. Para ello deberíamos conocer el retraso de cada puerta. En el caso de no conocerse se toma por convención el mismo retraso para todas las puertas, luego, será aquel por el que pase más puertas. En nuestro ejemplo tendríamos como caminos críticos los dos últimos (con un retraso de tres puertas). Pero antes de asignar este camino, debemos garantizar que este camino es seguido por alguna combinación.

### 3.2.2. Azares

El segundo aspecto del análisis transitorio consiste en deducir las transiciones que tendrán lugar en dicho estado. Sería lógico pensar que para cada cambio de las señales de entrada, debería existir como máximo un cambio en cada señal de salida (si tuviese que cambiar su valor lógico) o ninguno (si no tuviese que cambiar dicho valor). No obstante esto no se produce en la mayoría de los casos reales.

El principal error consiste en suponer que se pueden producir cambios simultáneos de las diferentes señales del circuito. Como podemos apreciar en la figura 3.9, las señales no llegan de forma simultánea a todas las partes del circuito debido a los diferentes retrasos de cada puerta utilizada. Podemos apreciar que las señales de entrada al circuito han cambiado simultáneamente, pero a la puerta C no llegan los cambios de forma simultánea, sino que el cambio de $X_1$ llega antes. Luego la puerta C realizará dos operaciones en lugar de una, como era de esperar.

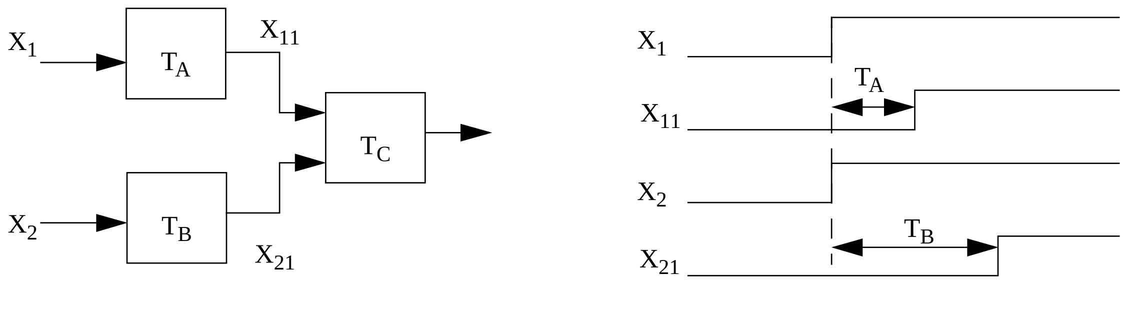



Figura 3.9.- Imposibilidad de tener transiciones simultáneas en más de una señal digital.

Estos retrasos no son controlados ya que además de la función lógica, dependen de otros muchos factores, tanto internos (dispositivos parásitos) como externos (temperatura). Además, la inserción de las señales de entrada (ya sea por un operador hmano, mecánico o electrónico) no garantiza que se puedan producir cambios simultáneos de señales, sino todo lo contrario (debido a la no idealidad de los operadores).

Por lo tanto, estas transiciones no consideradas son de gran importancia, ya que nos pueden conducir a situaciones erróneas, y no necesariamente de forma transitoria. Si dicho circuito se comporta como entrada de otro, puede que una situación anómala produzca que la situación inicial no sea la correcta, obteniendo un comportamiento diferente al deseado. Además, cuanto más transiciones sean necesarias para la estabilización del circuito, quiere decir que el circuito consumirá más potencia (la energía necesaria para llevar a cabo su operación por unidad de tiempo); este parámetro cobra cada vez más importancia con el auge de los sistemas sin cable. Por lo tanto,

> se denomina azar a cualquier desviación del comportamiento esperado, potencial o real, de un circuito de conmutación cuando sufre un cambio en sus entradas.

Las desviaciones potenciales, no reales, se siguen considerando azares debido a que el comportamiento de un circuito (y en mayor grado, su régimen transitorio) puede depender de las condiciones de operación en la que se encuentre el circuito, como son la temperatura de operación, la vida de los dispositivos, etc. A una determinada temperatura, no se observa la presencia del azar, pero si se altera dicha temperatura, los retrasos de las puertas pueden variar, ocasionando la presencia del azar.

Supongamos que queremos pasar de la combinación “000” a la “110” en la función con las tablas de combinaciones de la figura 3.10. Como hemos visto antes, no podemos cambiar más de una señal de forma simultánea; luego primero debemos cambiar una señal de entrada y luego la otra. Si tenemos en cuenta este razonamiento, la salida pasará por un valor ‘0’ sin que nosotros esperemos este nivel. Por lo tanto, este pulso, mostrado en la figura 3.10, será considerado un azar, por la razón de que no es esperado.

| A | B | C | F |
|---|---|---|---|
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 |

| A | B | C | F |
|---|---|---|---|
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 |

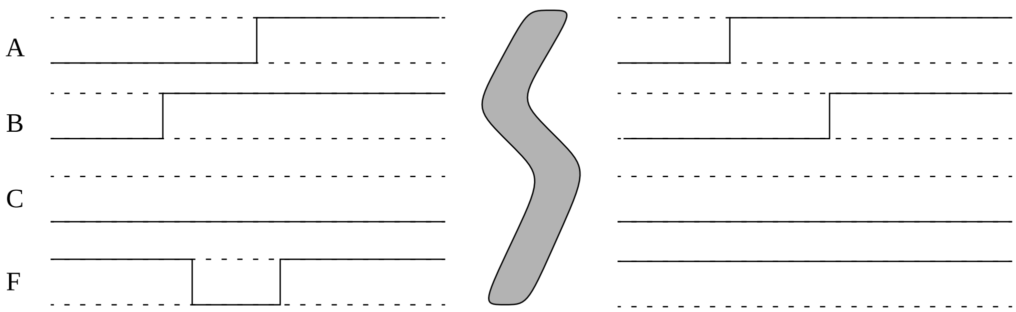



Figura 3.10.- Ejemplo de azar de función.

Una vez que hemos detectado la presencia de azares, la cual va a reducir las prestaciones del diseño, tenemos que obtener las causas de estos azares. Como ya hemos dicho la causa principal de los azares es la imposibilidad de tener cambios simultáneos de más de una señal. Así, una primera causa son los cambios simultáneos de las señales de entrada, que debido a la función lógica implementada provocará un azar.

> Los azares provocados por la función lógica en sí misma se denominan **azares de función**.

Un ejemplo de azar de función es el mostrado en el ejemplo anterior. En ese ejemplo, el azar era debido a que para llegar a la combinación final se debía pasar por otras combinaciones en las que la salida tomaba un valor diferente.

Una forma sencilla de evitar los azares de función será imponer la restricción de no permitir cambios simultáneos de señales de entrada. Con esta medida, la transición desde “000” a “110” no sería permitida y tendríamos que elegir alguno de los dos caminos anteriores. El comportamiento sería el mismo pero con la salvedad de que, en caso de elegir el primer camino (donde se obtiene la presencia del azar), el pulso de bajada es esperado y ya no sería considerado azar.

Hasta ahora sólo hemos tratado las señales de entrada, no obstante, en un circuito existen tres tipos de señales: entrada, salida e internas. La imposibilidad de cambiar simultáneamente más de una señal interna producirá un comportamiento similar, aunque solamente se haya cambiado una señal de entrada. La función anterior puede tener la implementación mostrada en la figura 3.11.

Vamos a estudiar la transición “011” a “001”. En esta transición sólo cambia la señal B, por lo que no existirán azares de función. No obstante, podemos apreciar que se tiene que producir una transición simultánea de las señales N2 y N3. Como esto no es posible, se producirá un azar en la señal N4 que se transmitirá a la salida.

Si estudiamos la transición “111” a “101”, podemos apreciar que no existirán azares de función, ya que al igual que antes sólo se produce el cambio de una sola señal de entrada. No obstante se deberían producir una transición simultánea en las señales N2, N3 y N5. Como esto no es posible, se producirá un azar en la señal N4 (debido a la transición de N2 y N3) que se unirá a otro en la salida (debido al azar de N4 y a N5).

Estos últimos azares no son debidos a la función lógica, sino al circuito lógico que implementa la función lógica.

> Los azares provocados por la implementación lógica del circuito se denominan **azares lógicos**.

En este caso se aprecia más claro que la no simultaneidad de las transiciones se debe a los retrasos de las puertas utilizadas y a su interconexión.

En el ejemplo anterior, hemos observado dos comportamientos diferentes. La diferencia radica en que la señal de salida, al alcanzar el estado estacionario, deba cambiar de valor o no. Esta diferencia nos da otra clasificación de azares:

- Azares estáticos.- donde la señal de salida en la que se produce el azar no debería cambiar su estado. Este tipo de azares se debe a que dos señales que deberían ser com-

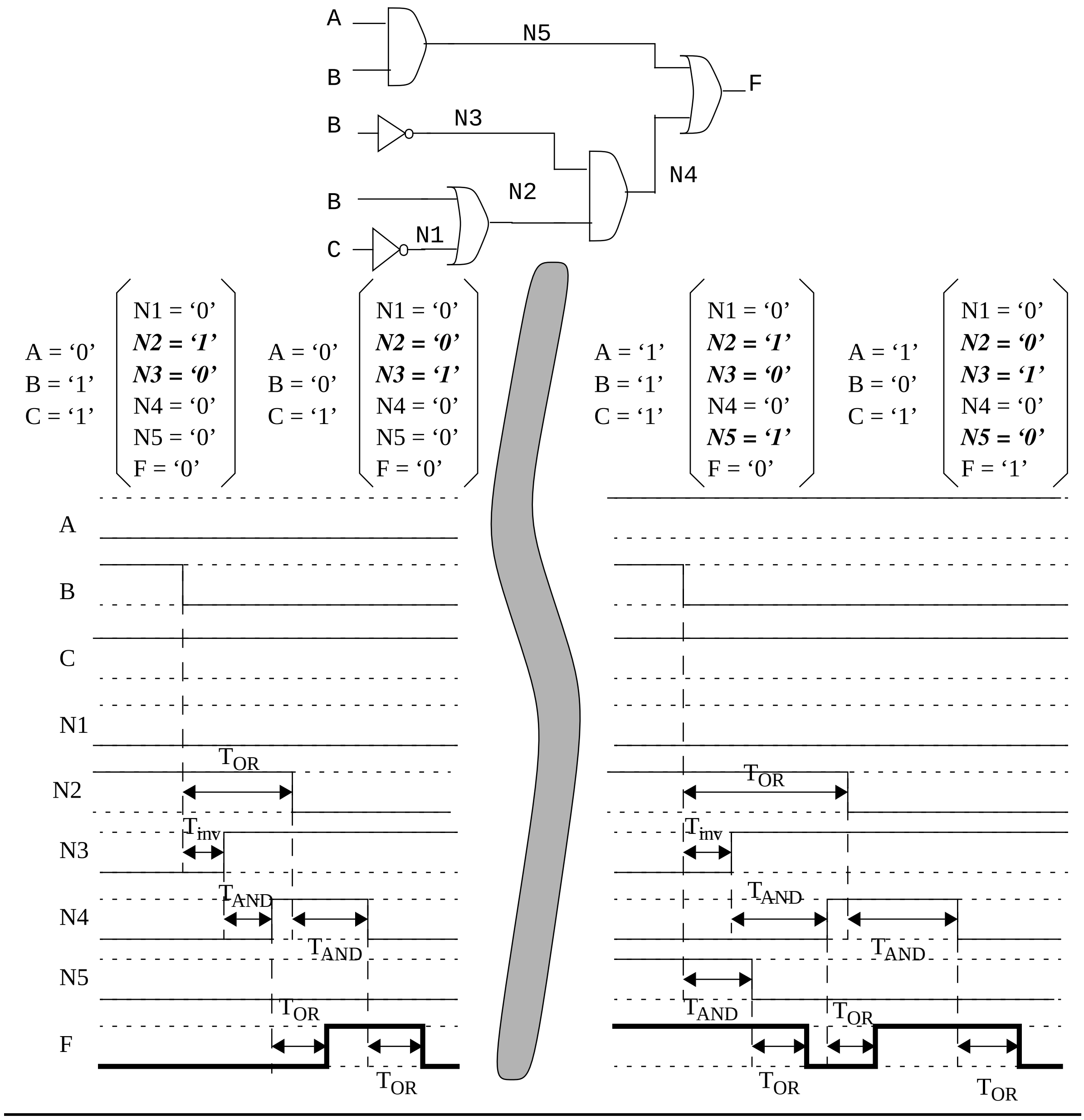



Figura 3.11.- Ejemplo de azares lógicos.

plementarias entre sí, no lo son en un determinado intervalo temporal dentro del estado transitorio. En nuestro caso serían N2, que debería valer B, y N3, que debería valer $\overline{B}$; pero debido a los retrasos de las puertas se observa que en el transitorio B = $\overline{B}$, que será imposible en el estado estacionario.

- Azares dinámicos.- donde la señal de salida en la que se produce el azar sí debe cambiar de estado. Este tipo de azares se puede ver como un azar estático al que se le ha añadido la transición de una señal. En nuestro caso sería el azar estático producido por las señales N2 y N3, al que se le ha añadido la transición de la señal B a través de N5.

Esta clasificación es válida tanto para azares de función como para azares lógicos. Como hemos visto que la forma de eliminar los azares de función consiste en prohibir cambios en varias señales de forma simultánea, de ahora en adelante nos referiremos a azares lógicos permitiendo únicamente cambios en un sola señal de entrada.

Antes de seguir con los azares lógicos, vamos a ver una nueva forma tabular de representar funciones de conmutación, denominada mapa de Karnaugh. Este mapa es una tabla donde las columnas y filas son las posibles combinaciones que pueden tomar las diferentes señales de entrada, encontrándose en el interior de cada celda el valor de la función para la combinación en cuestión. La peculiaridad de esta tabla es que las combinaciones de señales de entrada de cada celda adyacente deben tener una distancia de uno (solamente una señal puede tener un valor diferente). Con esta situación se consigue que el camino seguido por un cambio de señales de entrada debe seguir a través de celdas adyacentes, comprobando fácilmente la presencia de azares de función y lógicos (como ya veremos).

En la figura 3.12 se mostrarán los mapas de Karnaugh correspondientes a funciones hipotéticas de 2, 3 y 4 variables:

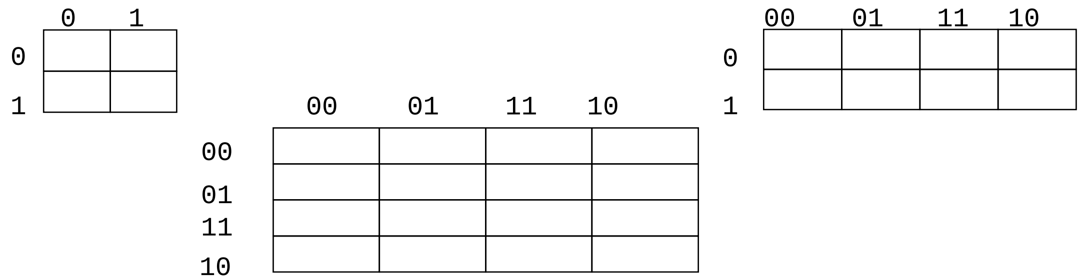



Figura 3.12.- Ejemplos de mapas de Karnaugh.

Un ejemplo de la utilidad de los mapas de karnaugh consiste en la identificación de los azares de función, como podemos ver en la figura 3.13. Los caminos que han sido expuestos no son los únicos que se pueden dar. En el caso del azar estático podemos comprobar que existen dos caminos diferentes para llevar a cabo la transición. En cambio, en el caso del azar dinámico, podemos comprobar que existen seis caminos diferentes para obtener dicha transición. No obstante, con la simple condición de que se obtenga un azar para alguna de las combinaciones, ya se dirá que existe el azar debido a la característica de potencial.

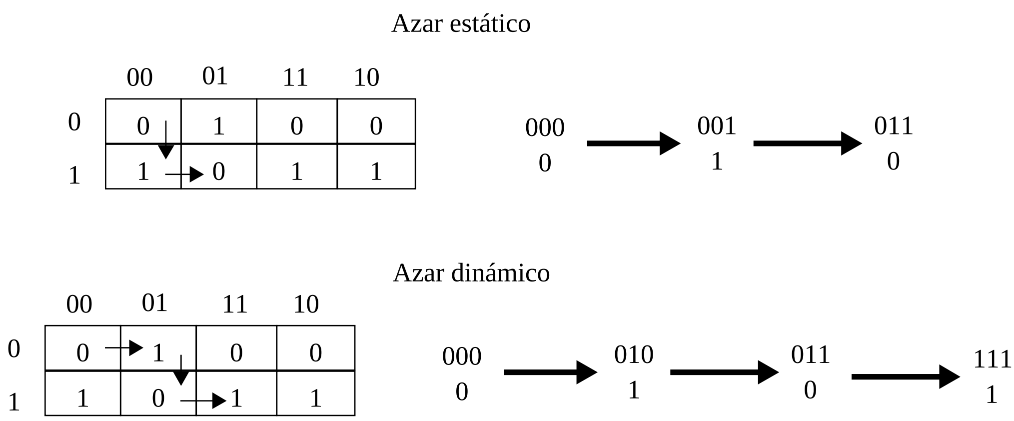



Figura 3.13.- Ejemplos de azares estáticos y dinámicos de función.

Una vez que hemos definido lo que se entiende por azar y cuál es su comportamiento, el siguiente paso será determinar si en un circuito en particular se da su presencia. Una forma de llevar a cabo esta tarea podría ser estudiar cada transición de combincaciones de entrada de la misma forma que en la figura 3.11. No obstante, este método sería inviable debido al crecimiento exponencial de transiciones con el número de señales de entrada. Otra forma más viable será la siguiente.

El principal motivo de la existencia de azares lógicos estáticos consiste en la aparición de variables complementadas y sin complementar (que deberían tener siempre valores opuestos) con el mismo valor de forma transitoria debido generalmente al retraso de las puertas lógicas. Por lo tanto, a la hora de analizar algún circuito en régimen transitorio (y observar la posible presencia de azares) no podemos hacer uso del 4º postulado del álgebra de Boole ni de los teoremas basados en él. Por lo tanto, un método para detectar la presencia de azares estáticos, se basa en el siguiente procedimiento:

> A partir de la fórmula original, si existe alguna combinación de las señales de entrada que la transforme en alguna de las formas del 4º postulado, se puede demostrar que para dicha transición existe un azar estático.

Si reducimos la fórmula a una de las expresiones del cuarto postulado, en la transición de la variable que nos queda cambiarán de valor los dos términos, y a valores diferentes. Ésta, como recordamos, es la condición de azar: un cambio simultáneo de varias señales (dos señales internas en este caso).

No obstante, haciendo uso de los mapa de karnaugh, existe un método simple para determinar la presencia de azares estáticos, el cual sigue el procedimiento expuesto a continuación:

> En el caso de los azares de 1, se obtiene la suma de productos de la función (sin aplicar el cuarto postulado, ni los teoremas asociados) y se rodean los 1's que son generados por cada término producto. Si existen 1's adyacentes que no son generados por el mismo término producto, se demuestra que en dichas transiciones existen azares.
>
> En el caso de los azares de 0, se opera de la misma forma pero cambiando términos producto por términos suma, suma de productos por producto de sumas y 1's por 0's. También se puede operar de la misma forma que antes, pero teniendo en cuenta ahora la función complementada (ya que un azar de 0 se convierte en un azar de 1 en la fórmula complementada).

En este caso, existen dos términos suma o producto que deben cambiar de valor de forma simultánea. Es decir, tendremos una condición de azar en dicha transición.

En el caso de azares lógicos dinámicos, no debemos perder de vista que se trata de un azar estático al que se le ha añadido una transición. La forma de añadir esa transición puede set a través de un producto o una suma lógica. Por lo tanto, las ecuaciones a las que se llegaría serán las siguientes:

- $F = x + x \cdot x'$

- F = x·(x+x')

Las otras dos condiciones [ x·x·x' y x+x+x' ] no serían azares ya que se tratarían de la misma transición en instantes diferentes, es decir, la más lenta no se produciría. En este caso se añade que dos señales que deberían tener el mismo valor presentan valores diferentes. Luego, en la manipulación de la fórmula lógica no serían aplicables los teoremas de idempotencia, absroción, ni los derivados de ellos.

## 4. Ejemplo de aplicación.

A continuación veremos como ejemplo el análisis, tanto estacionario como transitorio (con respecto a azares lógicos estáticos y al camino crítico), del circuito mostrado en la figura 3.14:

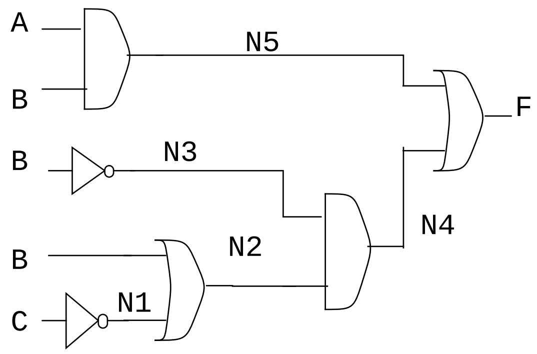



Figura 3.14.- Ejemplo de análisis estacionario y transitorio.

### 4.1. Análisis estacionario

La meta del análisis estacionario es obtener la función del circuito que se desea analizar. Este objetivo e consiguirá obteniendo la fórmula lógica y/o la tabla de verdad del circuito.

La fórmula obtenida del circuito es:

N1 = c'
N2 = b+N1 = b + c'
N3 = b'
N4 = N3 · N2
N5 = a·b

F(a,b,c) = N5 + N4 = a·b + b'·(b+c')

A continuación, para acabar el análisis estacionario, mostramos la tabla de verdad en la tabla 3.2. Una forma rápida de obtener la tabla consiste en pasar la fórmula a suma de productos (producto de sumas); una vez expresada de esta forma, determinar las combinaciones para las que cada término producto (suma) toma el valor '1' ('0'); el resto de combinaciones tomará el valor '0' ('1').

| A | B | C | F | Términos con valor ‘1’ |
|---|---|---|---|---|
| 0 | 0 | 0 | 1 | b’·c’ |
| 0 | 0 | 1 | 0 | -- |
| 0 | 1 | 0 | 0 | -- |
| 0 | 1 | 1 | 0 | -- |
| 1 | 0 | 0 | 1 | b’·c’ |
| 1 | 0 | 1 | 0 | -- |
| 1 | 1 | 0 | 1 | a·b |
| 1 | 1 | 1 | 1 | a·b |

Tabla 3.2. Tabla de verdad del circuito de la figura 3.14.

## 4.2. Análisis transitorio

Una vez que hemos obtenido la función implementada por el circuito, pasaremos a realizar el análisis transitorio. Este análisis llevará la determinación del camino crítico así como de los azares lógicos. En este tipo de problemas no hay que estudiar los azares de función, ya que éstos son inherentes a la función lógica, y no al circuito que es lo que se está estuadiando.

### 4.2.1. Camino crítico

Para empezar el análisis transitorio, vamos a hallar y cuantificar el camino crítico. Como no nos dan los retrasos de las puertas, supondremos que todas tienen el mismo retraso, por lo que el camino crítico será aquel que atraviese más puertas. Este camino será el siguiente: INV-OR-AND-OR. Una vez hallado el camino con mayor retraso, debemos garantizar que alguna combinación de entrada siga dicho camino:

- Para que la última puerta OR espere a la puerta AND, se debe cumplir que $N5 = a \cdot b = 0$, luego *a* y/o *b* debe valer ‘0’.
- Para que la puerta AND espere a la puerta OR, se tiene que cumplir que $N3 = b' = 1$, luego *b* debe valer ‘0’.
- Para que la puerta OR espere al inversor, se debe cumplir que $b = 0$, luego *b* debe valer ‘0’.

Por lo tanto, las combinaciones que siguen el camino crítico serán aquellas que cumplan las condiciones anteriores. Éstas se muestran en la tabla 3.3:

| A | B | C |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 0 | 1 |
| 1 | 0 | 0 |
| 1 | 0 | 1 |

Tabla 3.3. Combinaciones de señales de entrada que siguen el camino crítico.

### 4.2.2. Azares lógicos estáticos

El siguiente paso del análisis será determinar la presencia de azares (por ahora estáticos). Para utilizar el método del mapa, partiremos de la función estacionaria, la cual pasaremos a suma de productos (sin utilizar el 4º postulado ni sus teoremas asociados) para determinar la presencia de azares estáticos de ‘1’.

$$F = a\cdot b + b'\cdot(b+c') = a\cdot b + b'\cdot b + b'\cdot c'$$

El mapa de karnaugh se muestra en la figura 3.15. El término $b'\cdot b$ no tiene ningún ‘1’ ya que su valor estacionario es ‘0’. En el mapa podemos apreciar que existen dos 1’s adyacentes que no son agrupados por el mismo término, luego existirá un azar para dicha combinación. Esta combinación es A=’1’, B= b, C = ‘0’, por lo que el azar se produce para la transición en la señal B.

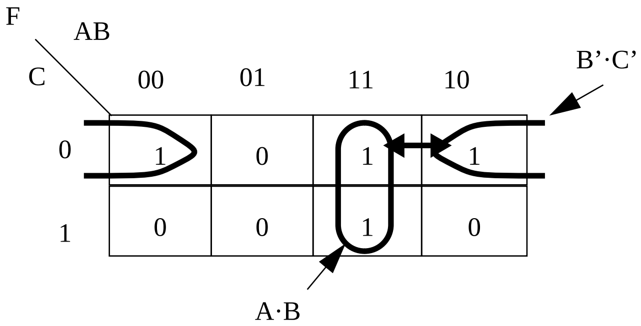



Figura 3.15.- Obtención de azares lógicos estáticos de ‘1’, utilizando el mapa de karnaugh.

Para estudiar la presencia de azares de ‘0’, pasaremos la función a producto de sumas, para lo cual complementaremos dos veces la expresión en suma de productos (de nuevo sin utilizar el 4º postulado ni sus teoremas asociados).

$$F' = (a'+b')(b+b')(b+c) = (a'\cdot b + b')(b+c) = a'\cdot b + b'\cdot b + b'\cdot c$$

$$F = (a+b')(b+b')(b+c')$$

En este caso, el mapa de karnaugh será el mostrado en la figura 3.16. De nuevo, podemos apreciar que existen dos 0’s adyacentes sin que sean englobados por el mismo término suma. Por lo tanto, existirá un azar para la combinación A=’0’, B=b, C=’1’.

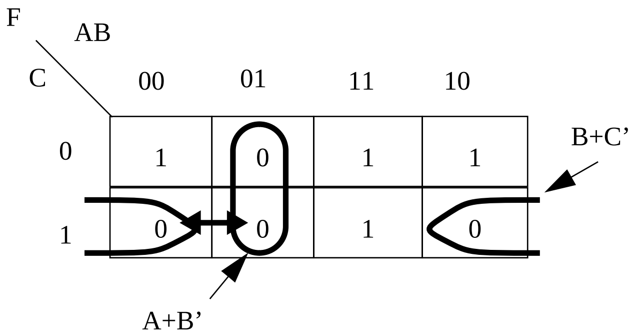



Figura 3.16.- Obtención de azares lógicos estáticos de ‘0’, utilizando el mapa de Karnaugh.

Un método para eliminar los azares estáticos consiste en evitar situaciones como las descritas anteriormente, es decir, que no existan 1's (0's) adyacentes sin que sean cubiertos por alguna puerta. Por lo tanto, añadiremos términos producto (para los azares de ‘1’) y términos suma (para los azares de ‘0’) que engloben los 1’s y 0’s adyacentes que no sean englobados para un mismo término producto y suma. Debemos notar que una expresión en términos suma (producto) no contará con la presencia de azares de ‘1’ (‘0’).

Si se lleva a cabo este mismo estudio por métodos algebraicos, llegaremos a la misma conclusión. La fórmula de partida es: F = a·b + b’·(b+c’). La condición de que pueda existir azar estático es que una misma señal aparezca, negada y sin negar; luego en el caso que nos ocupa sólo puede existir para una transición en la señal b.

- F = b + b’,
    - se tiene que cumplir que a·b = b, luego a=1
    - se tiene que cumplir que b’·(b+c’) = b’, luego b+c’=1 (sin dar ningún valor a la variable b en la que se producirá la transición), por lo que c=0
- F = b·b’
    - se tiene que cumplir b’·(b+c’) = b’·b, luego c=1
    - para evitar la influencia del término a·b se tiene que cumplir que a·b=0, luego a=0

Por lo tanto, podemos apreciar que existe un azar de ‘1’ para una transición en la señal b cuando a=1 y c=0; y existe un azar de ‘0’ para una transición en la señal b cuando a=0 y c=1. Estos resultados corroboran el análisis llevado a cabo mediante los mapas de Karnaugh.

### 4.2.3. Azares lógicos dinámicos

Un azar lógico dinámico es un cambio transitorio de un valor de salida que sólo debería tener una transición, pero presenta más de una de ellas (generalmente tres) ante una transición en una variable de entrada.

El principal motivo de la existencia de azares lógicos dinámicos consiste en la aparición de variables complementadas y sin complementar (como en los azares estáticos) que siguen más de un camino, tal que la función pueda escribirse de la siguiente forma:

$$F = a_1 + a_2 \cdot a'_3 \dashrightarrow F = a_1 \cdot (a_2 + a'_3)$$

Donde 1, 2 y 3 identifican tres caminos diferentes desde la entrada a hasta el nodo de salida. El azar dinámico viene dado por la diferencia de retrasos como indica la siguiente secuencia, como podemos ver en la figura 3.17.

De aquí obtenemos un método para detectar los azares dinámicos. El procedimiento a seguir es el siguiente:

> Se etiquetan los diferentes caminos que puede seguir caminos una variable hasta el nodo de salida, tomando las variables etiquetadas con índice diferentes como variables distintas. Por lo que además de no poder usar el 4º postulado, tampoco se puede usar los teoremas de idempotencia, ni los asociados.

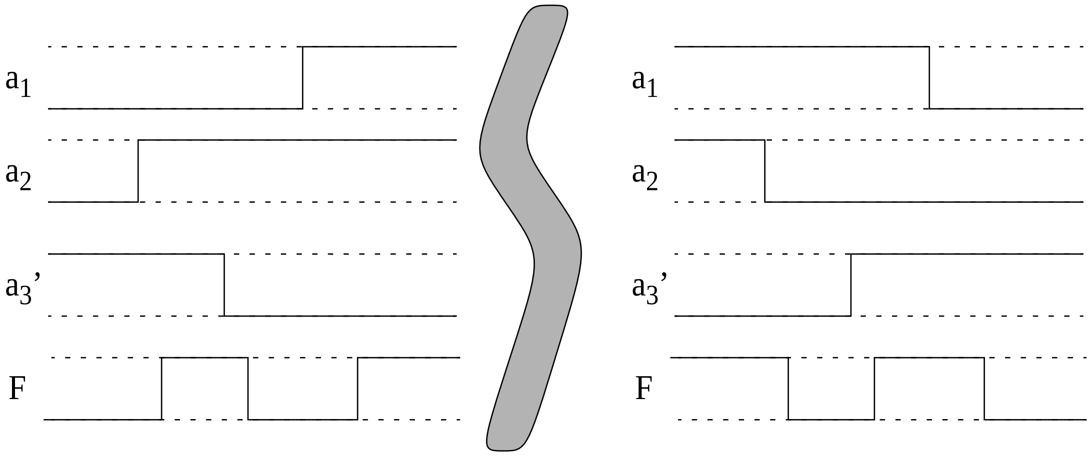



Figura 3.17.- Comportamiento de los azares dinámicos.

```
Se obtiene de nuevo la fórmula de productos y de sumas, y
se trata de reducir a una de las expresiones mencionadas
anteriormente, dando valores al resto de entradas. Si
dicha transformación es posible, se dice que el circuito
tiene un azar lógico dinámico.
```

Si volvemos al ejemplo anterior, la fórmula lógica quedaría de la siguiente forma:

$$F = a_5 \cdot b_5 + b_3' \cdot (b_2 + c_1')$$

Según lo anteriormente visto, sólo se podrán encontrar azares dinámicos en aquellas señales que sigan tres o más caminos diferentes (en los que haya negados y sin negar). Por lo tanto, solo podremos encontrar azares dinámicos en la señal B. Si pasamos la fórmula a suma de productos:

$$F = a_5 \cdot b_5 + b_3' \cdot (b_2 + c_1') = a_5 \cdot b_5 + b_3' \cdot b_2 + b_3' \cdot c_1'$$

Luego se observa la presencia de un azar dinámico en la señal B cuando A='1' y C='1'. La señal C debe valer '1' ya que $b_3' \cdot b_2 + b_3' = b_3'$.

Al pasar la fórmula a producto de sumas, obtendríamos:

$$F' = (a_5' + b_5')(b_3 + b_2')(b_3 + c_1) = (a_5' \cdot b_3 + a_5' \cdot b_2' + b_5' \cdot b_3 + b_5' \cdot b_2')(b_3 + c_1) =$$
$$a_5' \cdot b_3 + a_5' \cdot b_2' \cdot c_1 + b_5' \cdot b_3 + b_5' \cdot b_2' \cdot c_1$$

$$F = (a_5 + b_3')(a_5 + b_2 + c_1')(b_5 + b_3')(b_5 + b_2 + c_1')$$

El presunto azar estaría formado por el término $(b_5+b_3')$ y otro término donde estuviese la señal B en otro camino diferente, como $b_2$. Los términos $(a_5+b_3')$ y $(b_5+b_2+c_1')$ deben valer '1' para que no influyan en el comportamiento, por lo tanto, A = '1' y C = '0'. Con estos valores la fórmula quedaría:

$$F = (b_5 + b_3')$$

que no es ninguna condición de azar dinámico. Por lo tanto, concluimos con que sólo existe un azar dinámico. El término ($b_5$+$b_2$+$c_1$’) no ha sido considerado como posible camino de $b_2$ debido a la presencia de $b_5$. Ésta deshabilitaría la diferencia de retraso entre $b_2$ y $b_5$, eliminado el tercer camino de la variable b.

Una nota importante es que si no existen azares estáticos, tampoco existen azares dinámicos. Esto es debido a que cualquier situación de azar dinámico lleva implícito un azar estático. Por lo tanto, para evitar situaciones de azares dinámicos, bastaría con evitar todos los azares estáticos.