

TEMA IV: ANÁLISIS DE SISTEMAS SECUENCIALES

👉 IMPLEMENTACIÓN SECUENCIAL:

- ⇒ NINGUNA DEPENDENCIA CON EL FUTURO
- ⇒ REQUERIMIENTOS DE MEMORIA FINITO
- ⇒ NINGUNA DEPENDENCIA ANALÓGICA
- ⇒ OPERACIÓN DETERMINISTA

👉 PROBLEMAS DE SINCRONIZACIÓN

- ⇒ CAMBIOS DE ESTADO: ÚNICAMENTE EN LA FASE TRANSPARENTE

		RS			
		00	01	11	10
ESTADO	A	C	D	A*	B
	B	B*	A	A	B*
	C	A	A	A	A
	D	D*	D*	A	A

RS: 00 -----> 10

⇒ CAMBIOS SIMULTÁNEOS DE ENTRADAS

RS

	00	01	11	10
A	C	D	A*	B
B	B*	A	A	B*
C	A	A	A	A
D	D*	D*	A	A

RS: 11 --> 00

RS

	00	01	11	10
A	C	D	A*	B
B	B*	A	A	B*
C	A	A	A	A
D	D*	D*	A	A

RS: 11 -> 01 -> 00

RS

	00	01	11	10
A	C	D	A*	B
B	B*	A	A	B*
C	A	A	A	A
D	D*	D*	A	A

RS: 11 -> 10 -> 00

⇒ CAMBIOS CONSECUTIVOS DE ENTRADAS.- RS: 00 --> 01 --> 00

RS

	00	01	11	10
A	C	D	A*	B
B	B*	A	A	B*
C	A	A	A	A
D	D*	D*	A	A

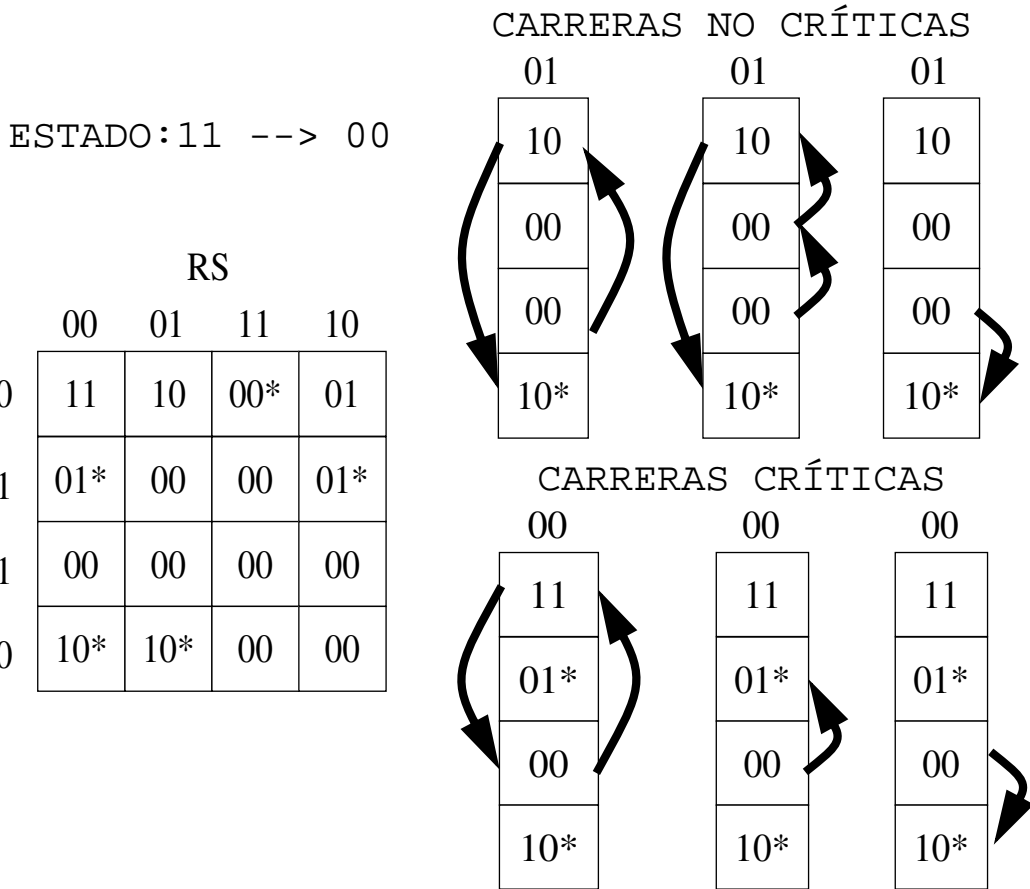
RS

	00	01	11	10
A	C	D	A*	B
B	B*	A	A	B*
C	A	A	A	A
D	D*	D*	A	A

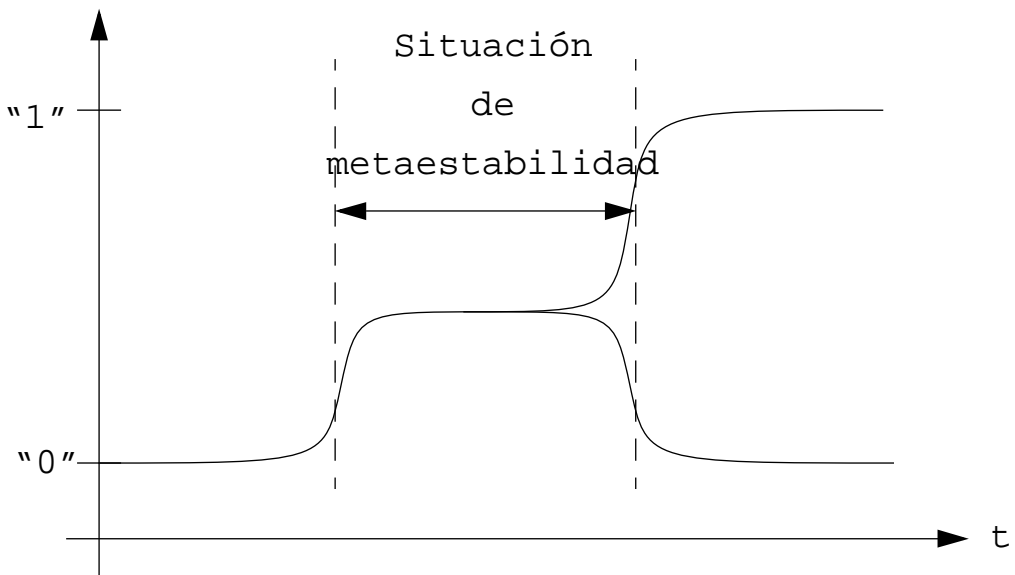
RS

	00	01	11	10
A	C	D	A*	B
B	B*	A	A	B*
C	A	A	A	A
D	D*	D*	A	A

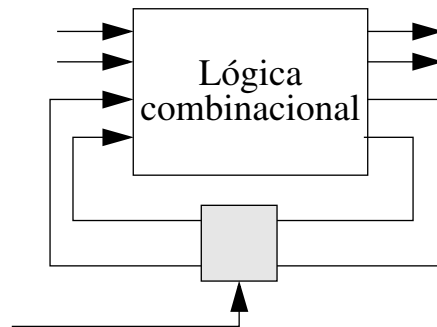
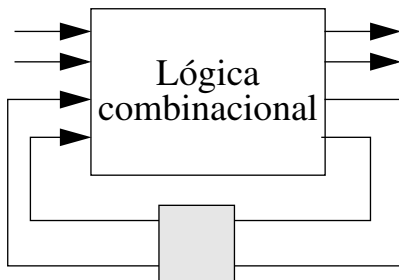
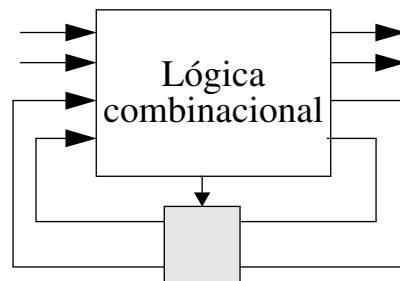
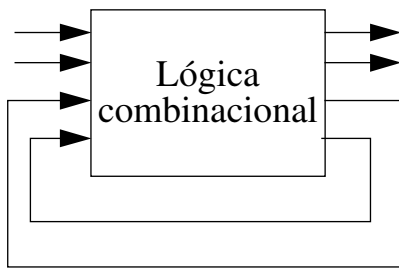
⇒ CARRERAS



⇒ TRANSICIONES CÍCLICAS DE ESTADOS

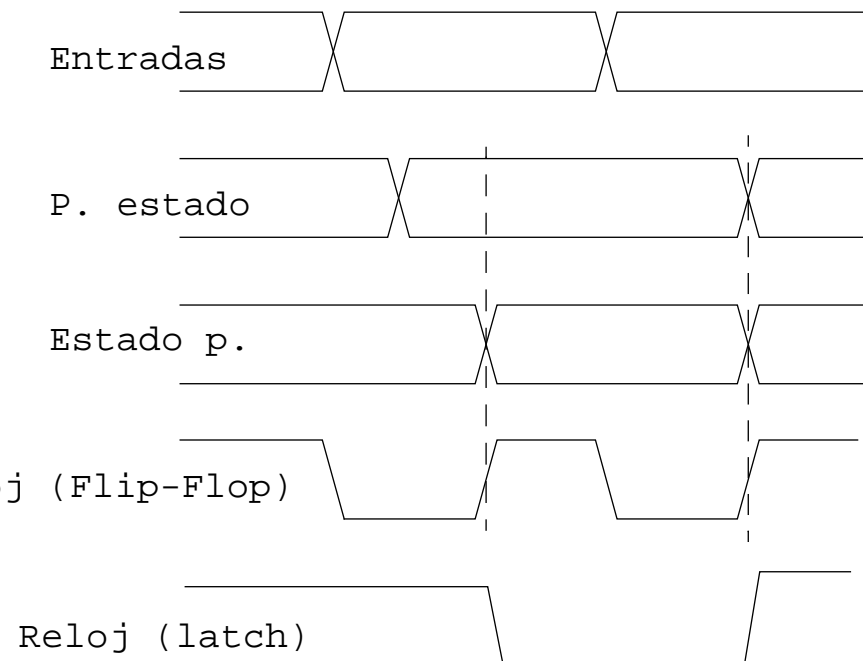
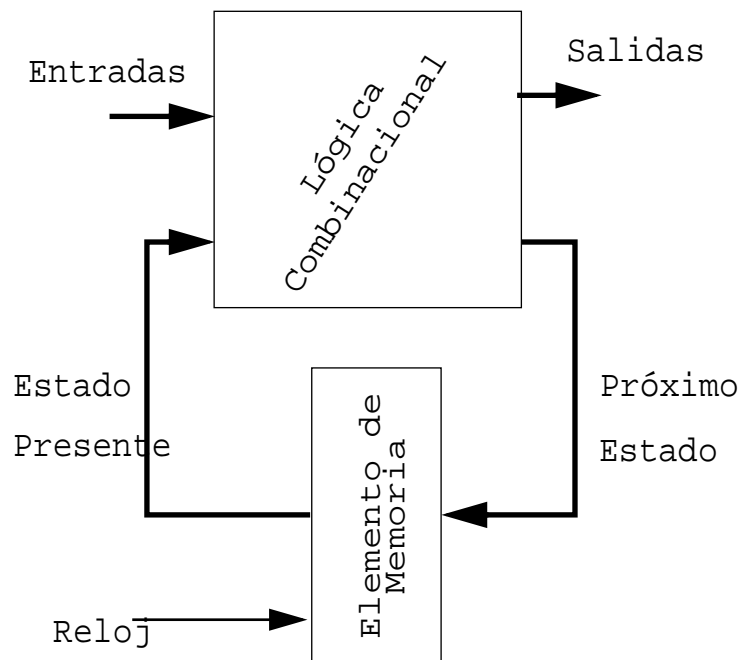


☞ SOLUCIONES



Soluciones asíncronas		Solución síncrona
Modo fundamental	Solución Autotemporizada	
Ninguna dependencia con el futuro		
Requerimientos de memoria finitos		
Ninguna dependencia analógica		
Operación determinista		
No se permiten cambios simultáneos de entrada	Almacenamiento controlado internamente	Almacenamiento controlado externamente
Cambios espaciados hasta finalizar la operación		Ningún control interno sobre los cambios de estados
		Reloj único

☞ RELOJ: SEÑAL CUADRADA PERIODICA CON LA ZONA INACTIVA LO SUFICIENTEMENTE ESPACIADA (TEMPORALMENTE) COMO PARA GARANTIZAR LA OPERACION DEL SISTEMA

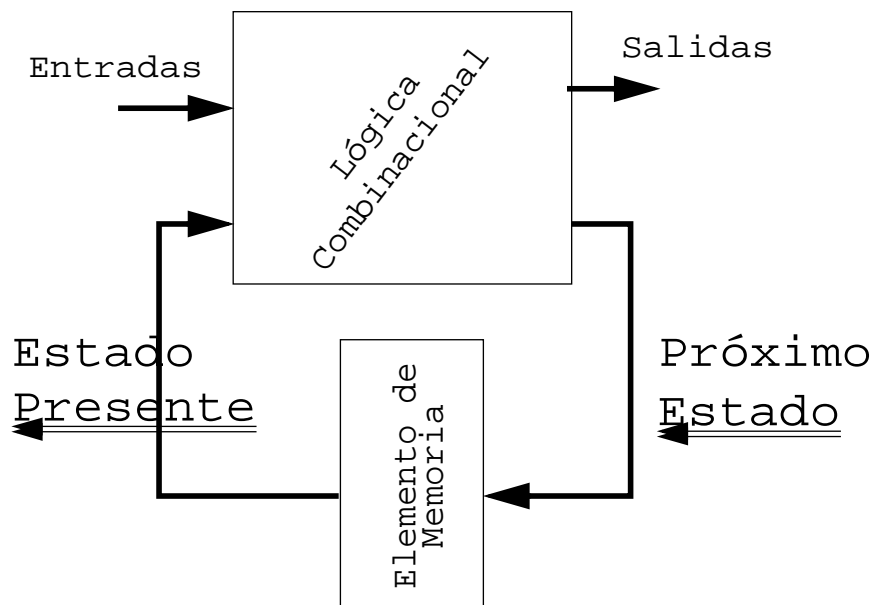


☞ ANÁLISIS DE SISTEMAS SECUENCIALES
OBTENCIÓN DEL COMPORTAMIENTO DE
DICHO SISTEMA, A PARTIR DE SU IMPLI-
MENTACIÓN A NIVEL DE CIRCUITOS.

⇒ OBTENCIÓN DE LAS FUNCIONES
COMBINACIONALES DE LAS SEÑALES DE
PRÓXIMO ESTADO Y DE SALIDA

✓ SISTEMAS CON REALIMENTACIONES DIRECTAS

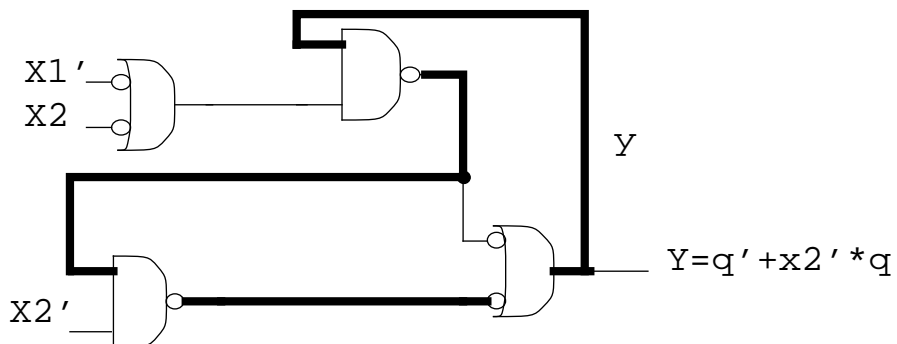
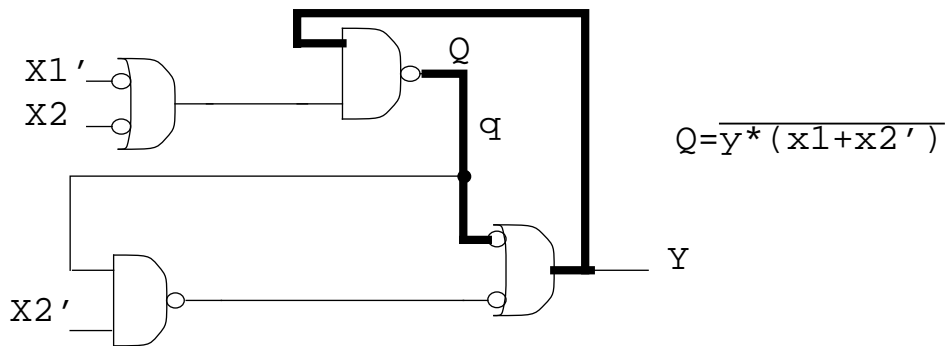
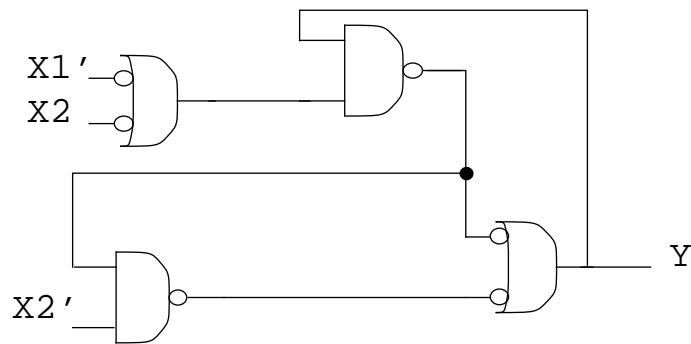
✓ SISTEMAS CON ELEMENTOS DE MEMORIA O DE
RETRASO



⇒ DERIVACIÓN DE LA TABLA DE TRANSICIONES

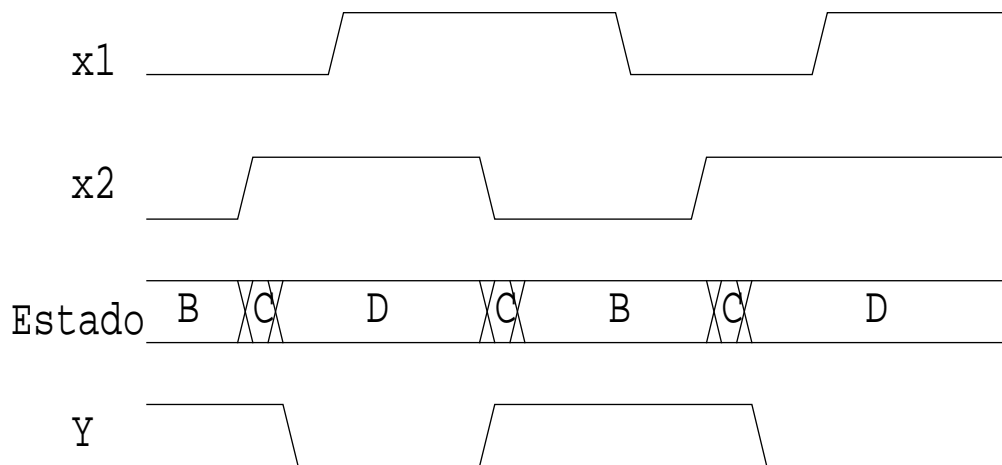
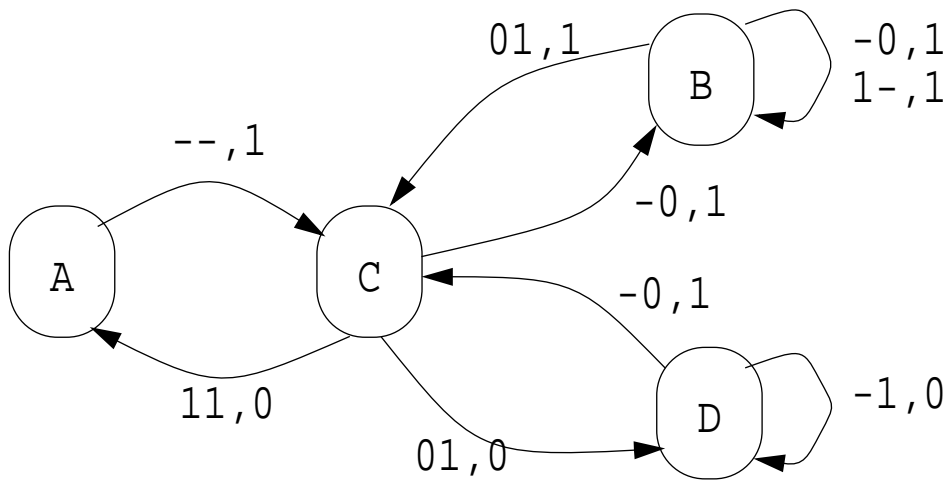
⇒ ASIGNAMIENTO DE ESTADOS Y OBTENCIÓN DE
LA TABLA Y/O DIAGRAMA DE ESTADOS

➔ EJEMPLO 1: REALIMENTACIÓN DIRECTA



		x1 x2			
		00	01	11	10
q Y	00	1,1	1,1	1,1	1,1
	01	0,1*	1,1	0,1*	0,1*
	11	0,1	1,0	0,0	0,1
	10	1,1	1,0*	1,0*	1,1
		Q, Y			

Y	x1		x2	
	00	01	11	10
A	C,1	C,1	C,1	C,1
B	B,1*	C,1	B,1*	B,1*
C	B,1	D,0	A,0	B,1
D	C,1	D,0*	D,0*	C,1



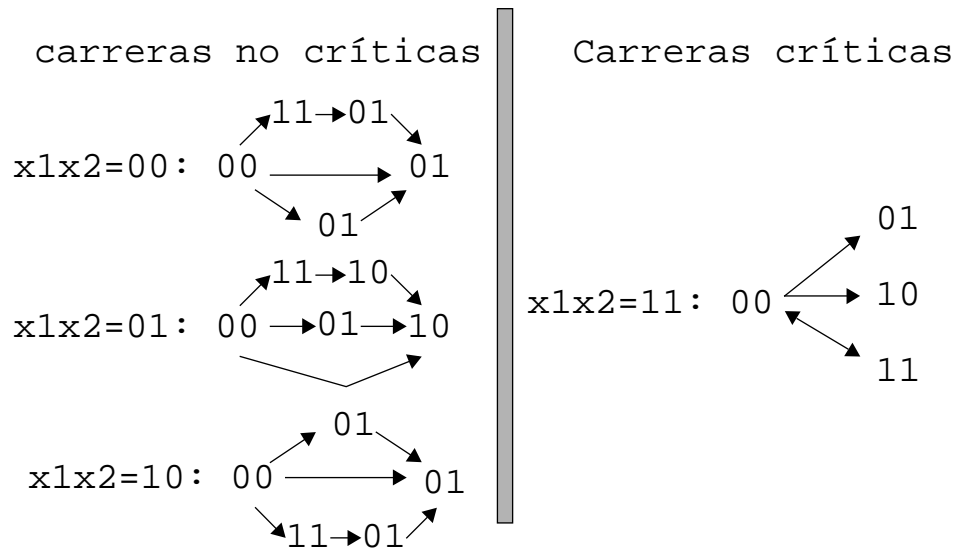
☞ ANÁLISIS DE PROBLEMAS TRANSITORIOS

⇒ AZARES: NO SE DEBEN PERMITIR YA QUE PODRÍAN PROVOCAR CAMBIOS DE ESTADO NO PREVISTOS

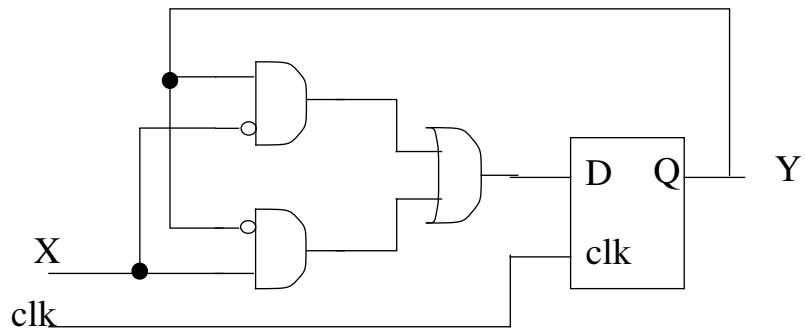
✓ EXISTE UN AZAR ESTÁTICO PARA LA SALIDA EN LA VARIABLE X1 CON X2=0

⇒ CARRERAS: NO SE DEBEN PERMITIR LAS CARRERAS NO CRÍTICAS, YA QUE LA OPERACIÓN DEL SISTEMA DEPENDERÍA DE UNA VARIABLE ANALÓGICA (EL RETRASO DE PUERTAS Y CABLES) Y LA OPERACIÓN NO SERÍA DETERMINISTA

		x1 x2			
		00	01	11	10
q y	00	1,1	1,1	1,1	1,1
	01	0,1*	1,1	0,1*	0,1*
	11	0,1	1,0	0,0	0,1
	10	1,1	1,0*	1,0*	1,1
		Q, Y			



👉 EJEMPLO 2: ELEMENTO DE MEMORIA



$$D = x \cdot \bar{q} + \bar{x} \cdot q$$

$$Y = q$$

$$Q = D$$

		x1			
		0	1	0	1
q	0	0,0	1,0	A,0	B,0
	1	1,1	0,1	B,1	A,1
		Q, Y		Y	

