

# **TEMA I**

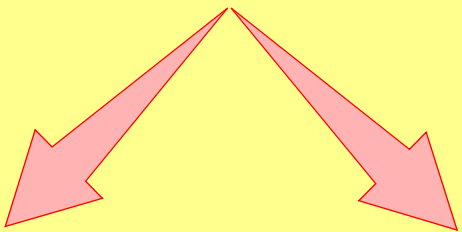
## **INTRODUCCIÓN A LA MICROELECTRÓNICA**

# Introducción

Procesos de diseño

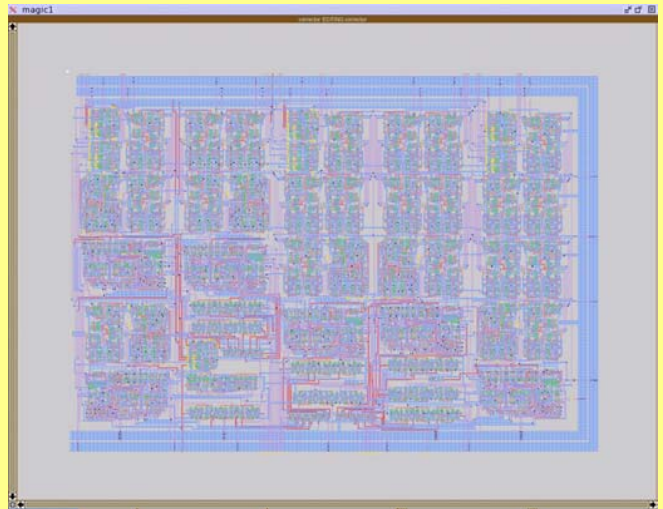
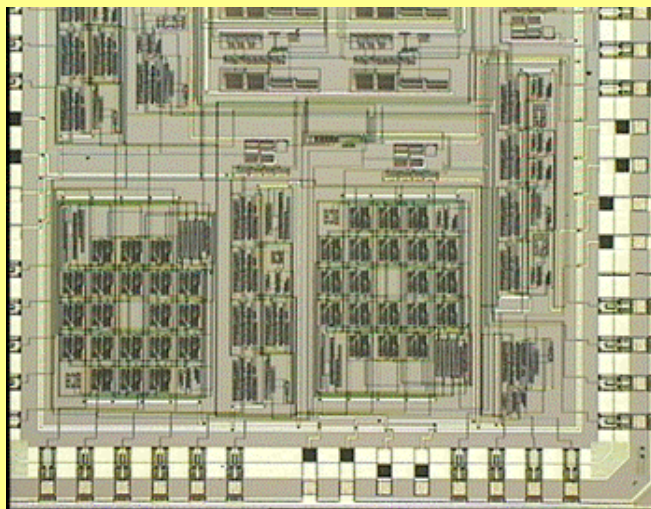
Técnicas de diseño

La Microelectrónica se puede definir como el conjunto de ciencias y técnicas con las que se realizan y fabrican circuitos electrónicos, sobre una pastilla de un semiconductor, lo que formará un circuito integrado (IC)



Microelectrónica Analógica

Microelectrónica Digital



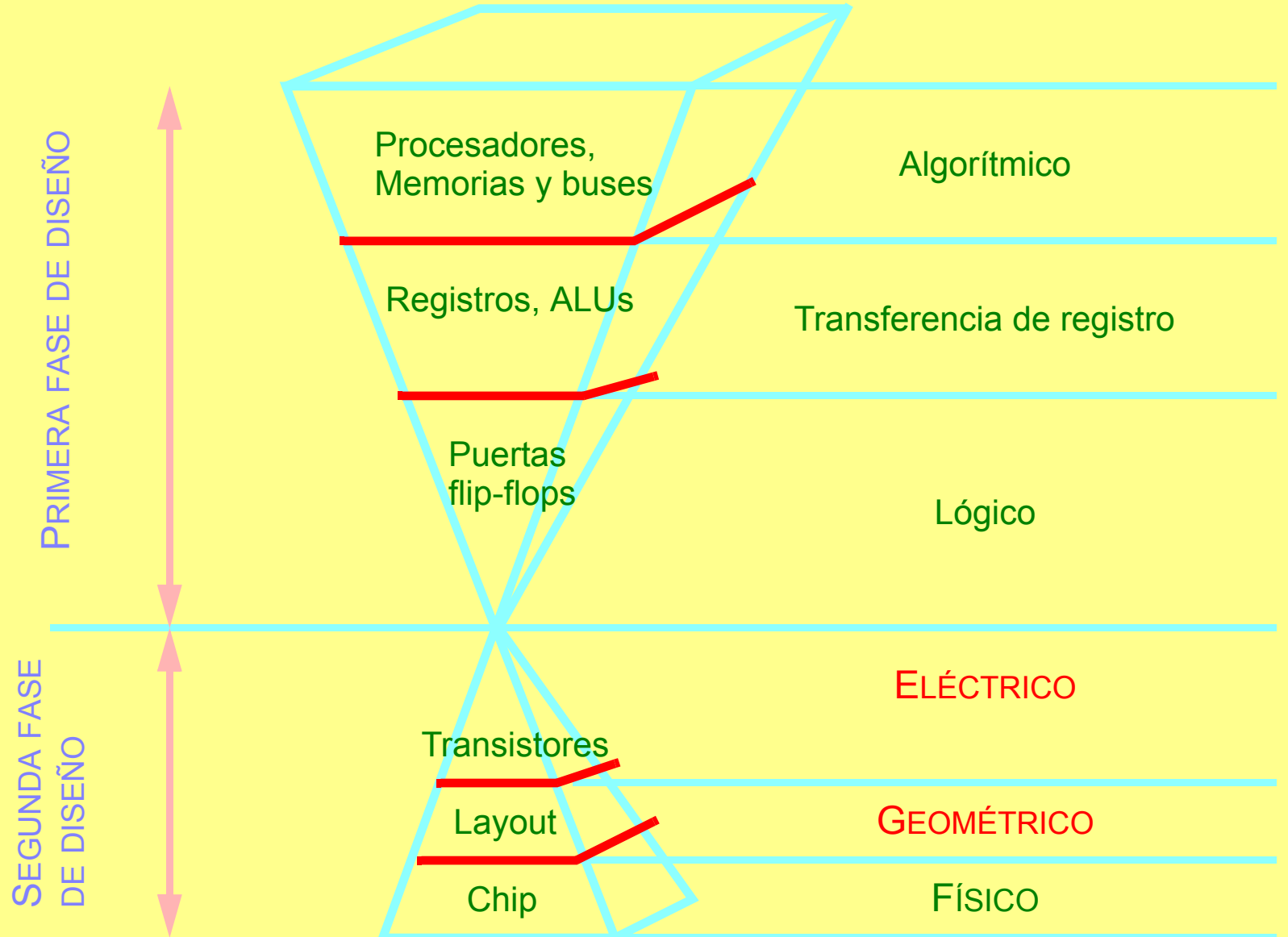
INFLUENCIA DEL ENTORNO

# Niveles jerárquicos

Introducción

Procesos de  
diseño

Técnicas de  
diseño

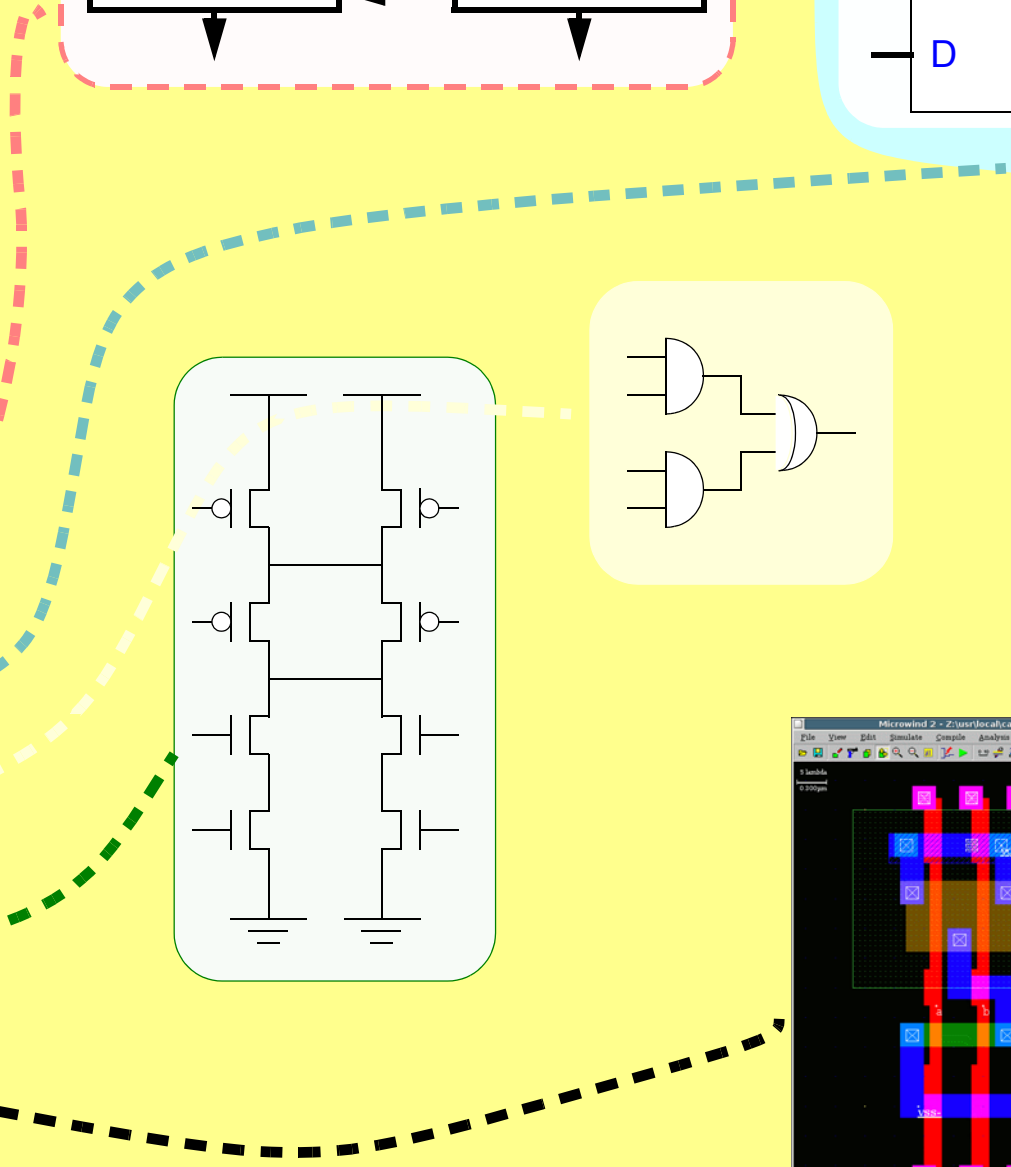
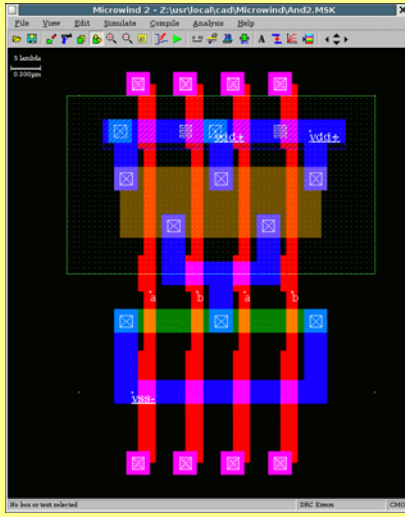
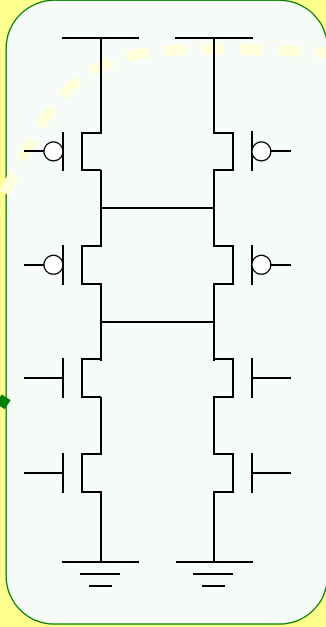
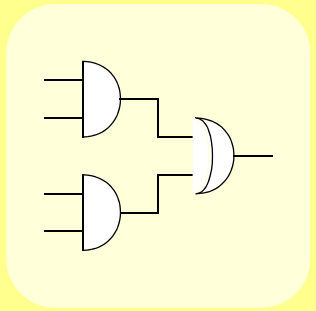
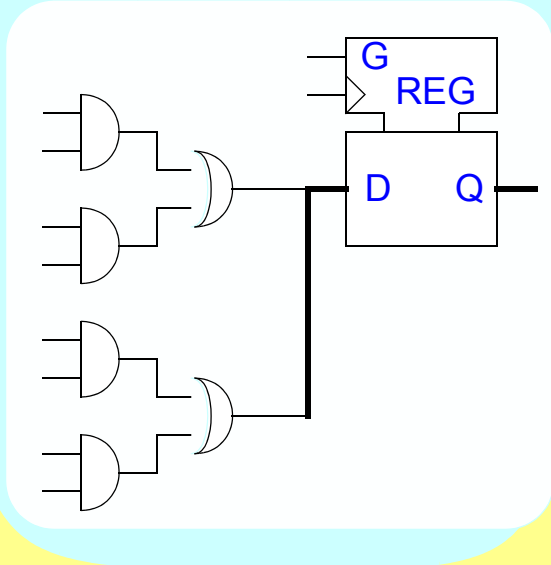
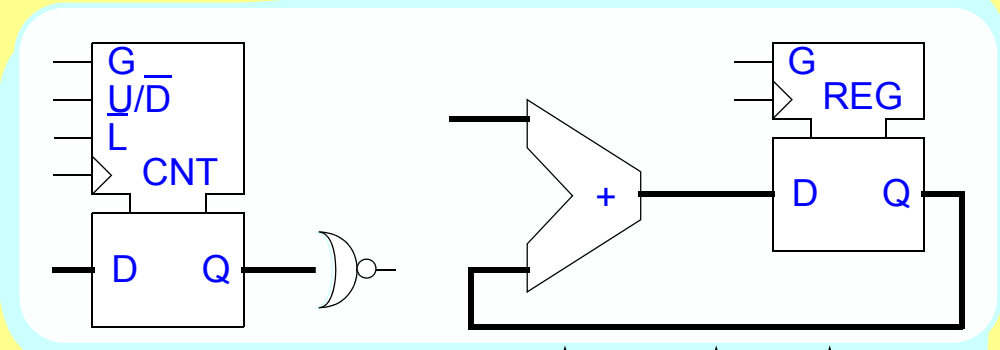
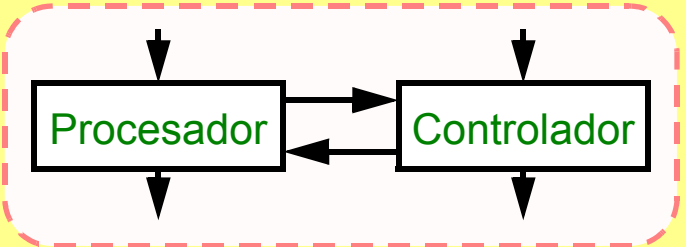


# Introducción

## Procesos de diseño

## Técnicas de diseño

- Algorítmico
- RTL
- Lógico
- Eléctrico
- Geométrico
- Físico

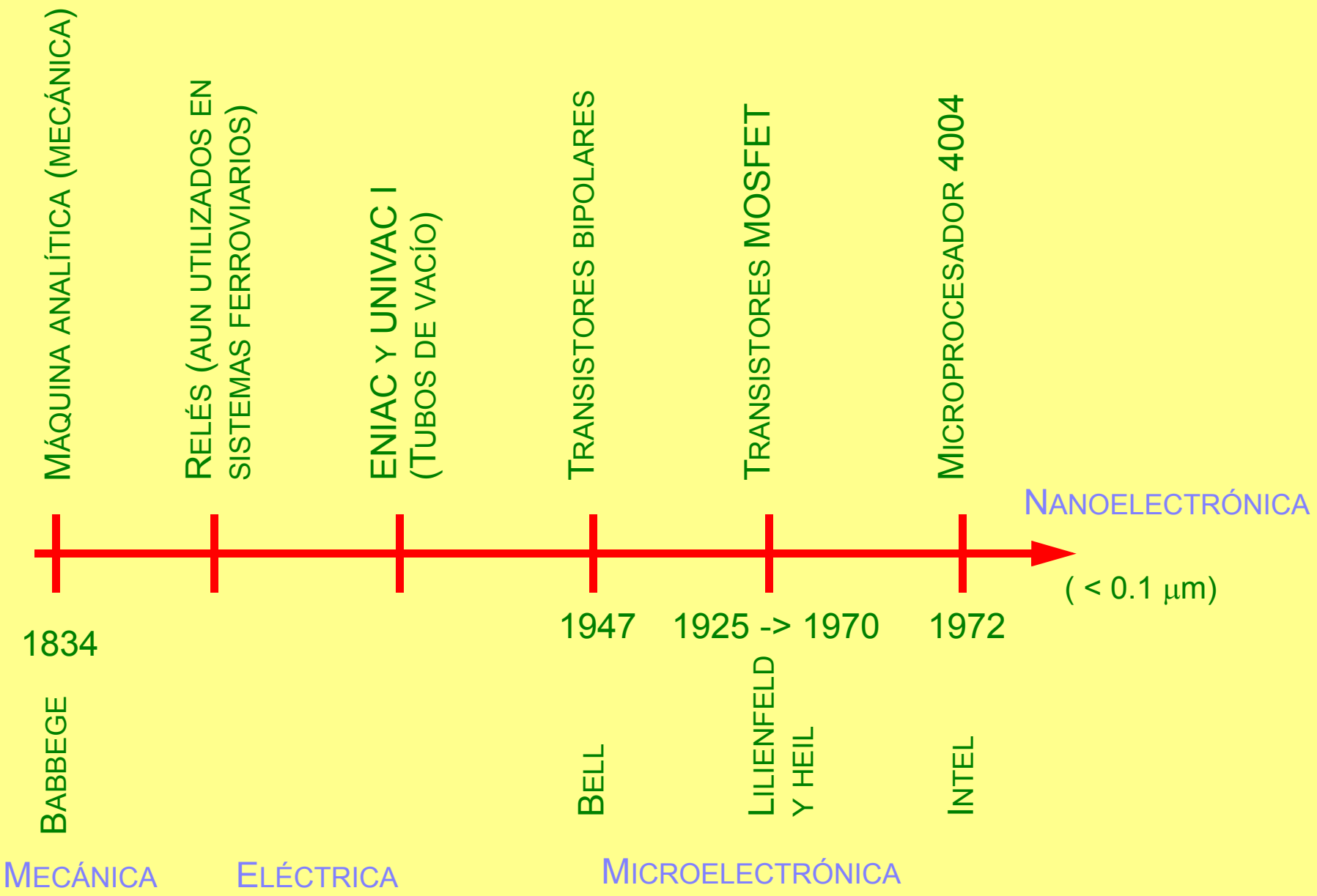


# Un poco de historia sobre procesamiento digital

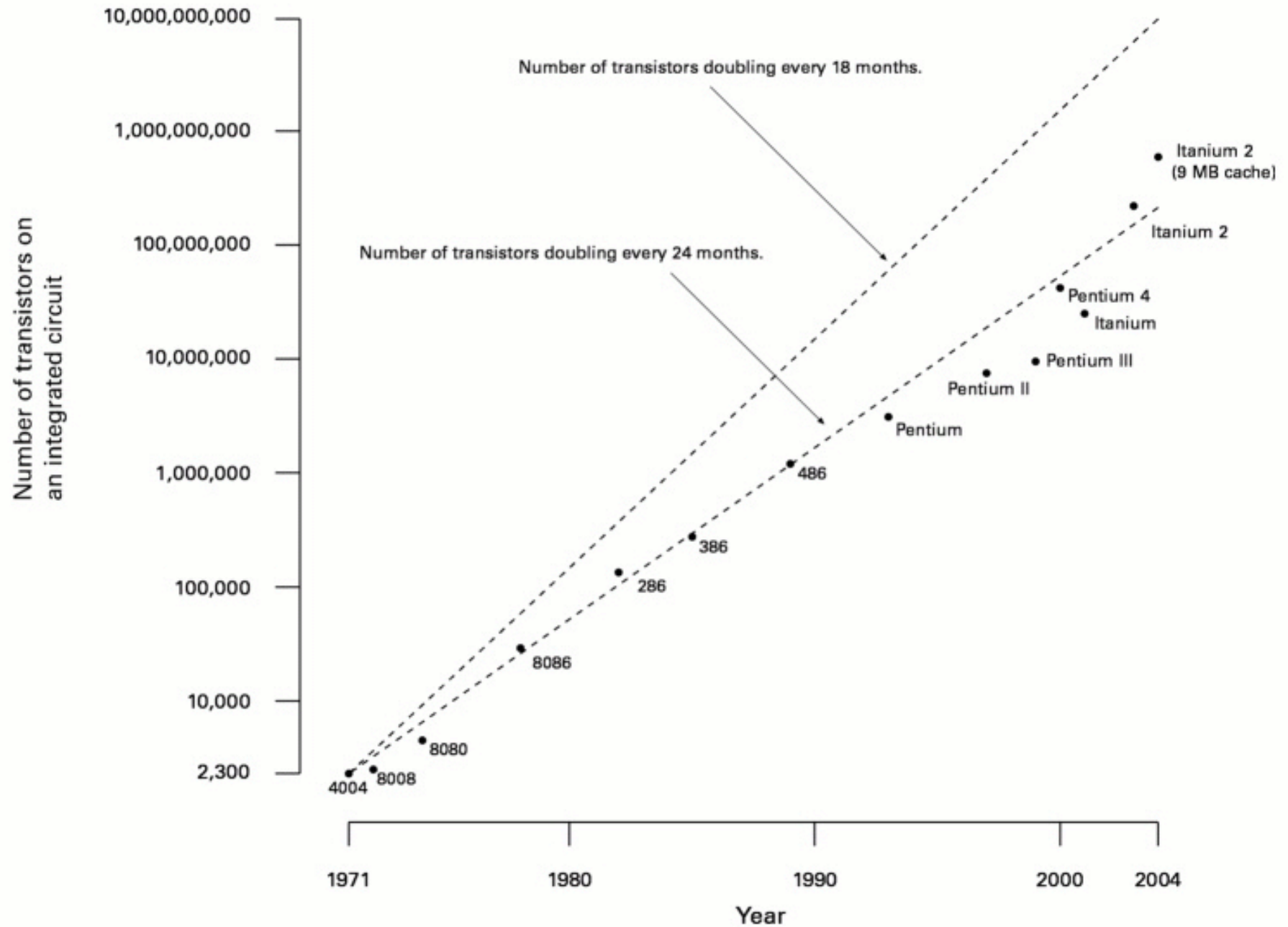
Introducción

Procesos de diseño

Técnicas de diseño



# Moore's Law



Introducción

Procesos de diseño

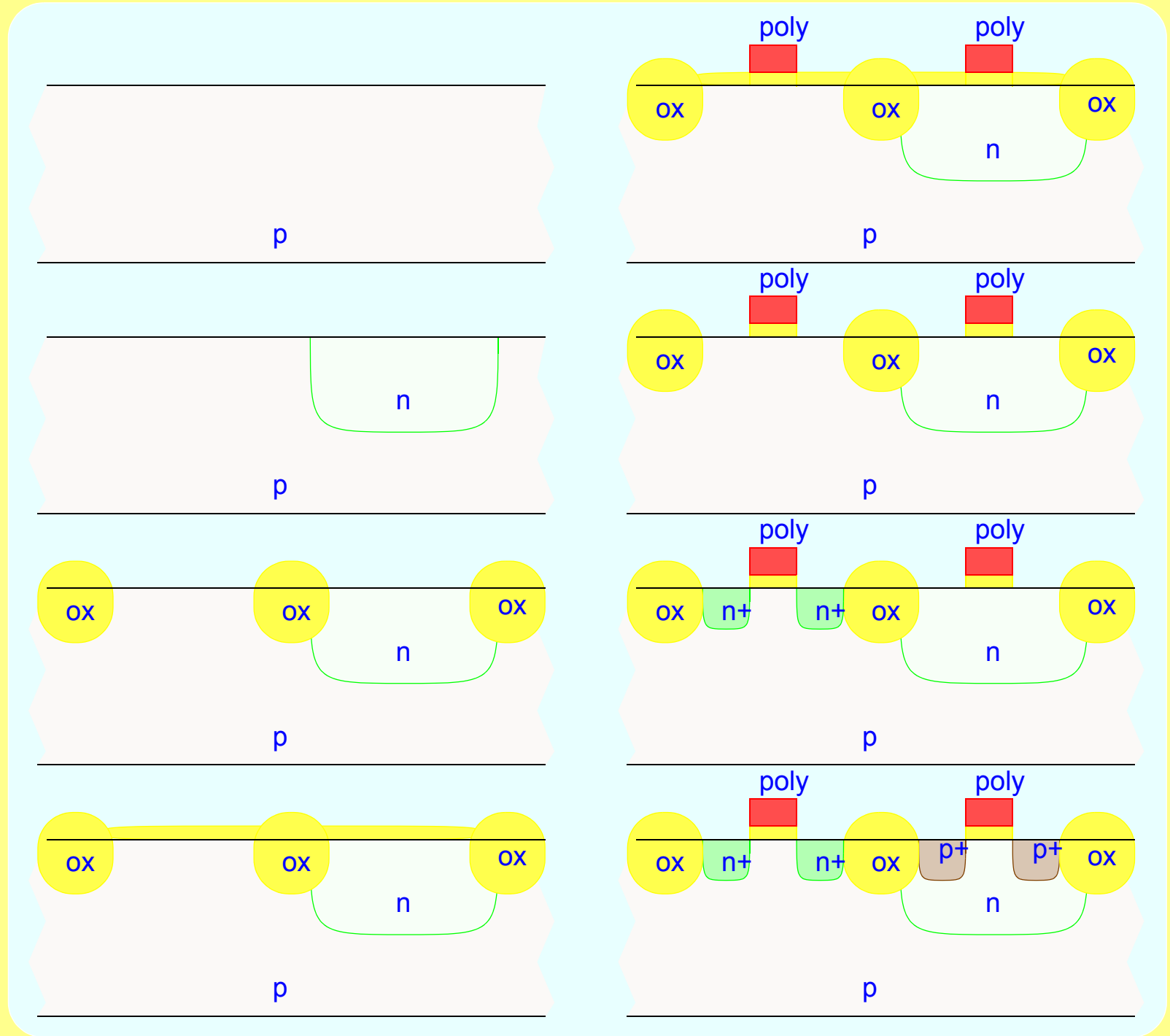
Técnicas de diseño

# CIRCUITO MONOLÍTICO

Introducción

Procesos de diseño

Técnicas de diseño

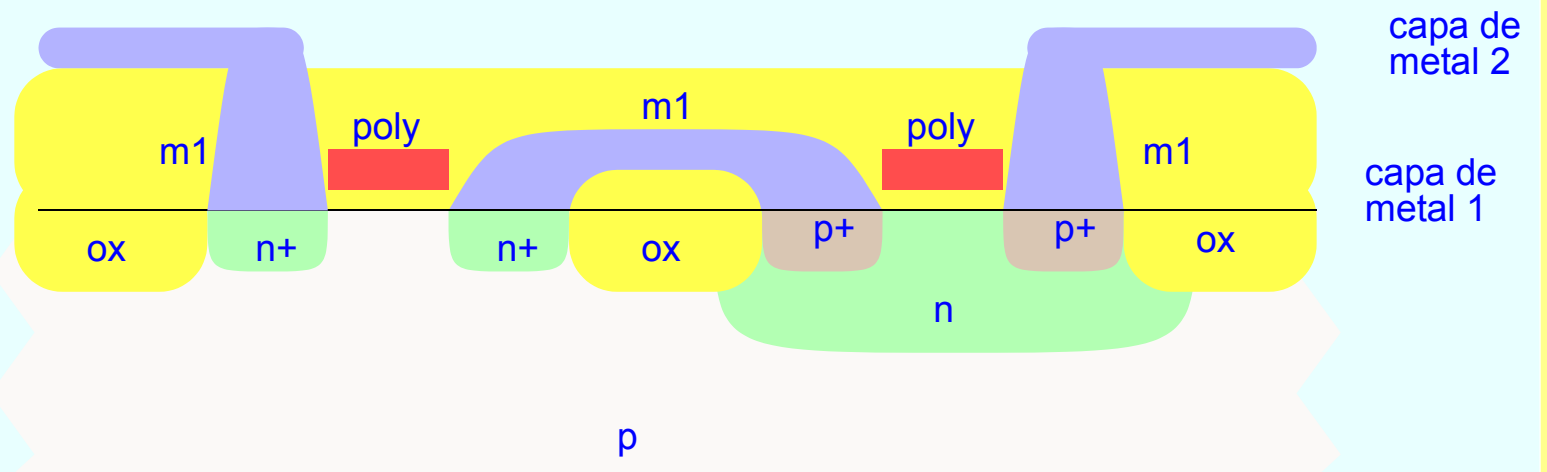
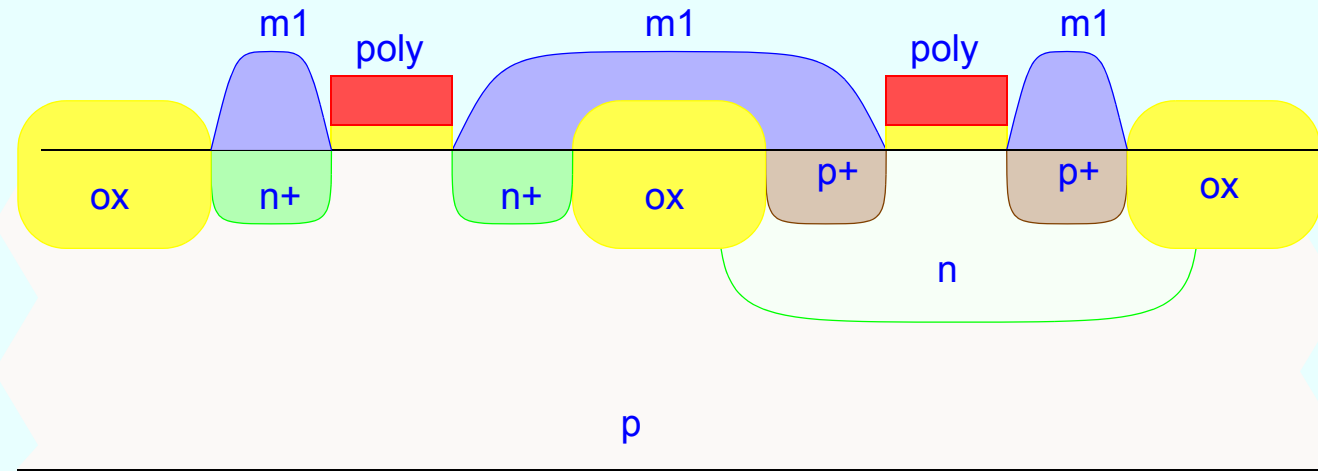


# CIRCUITO MONOLÍTICO

Introducción

Procesos de  
diseño

Técnicas de  
diseño



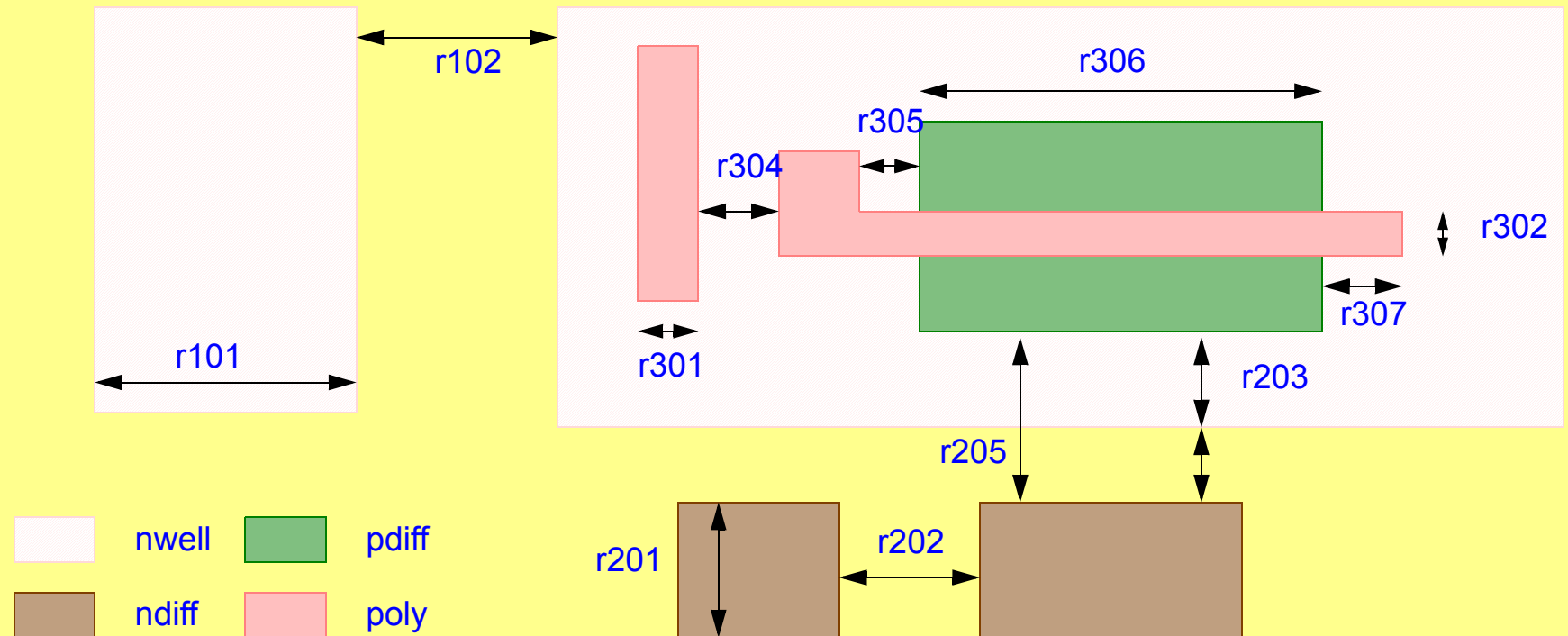
# Reglas de diseño

Introducción

Procesos de diseño

Técnicas de diseño

```
*
NAME CMOS 0.12µm - 6 Metal
*
lambda = 0.06 (Lambda is set to half the gate size)
*
* Design rules associated to each layer
*
* Well
*
r101 = 10 (well width)
r102 = 11 (well spacing)
*
* Diffusion
*
r201 = 4 (diffusion width)
r202 = 4 (diffusion spacing)
r203 = 6 (border of nwell on diffp)
r204 = 6 (nwell to next diffn)
r205 = 0 (diffn to diffp)
*
* Poly
*
r301 = 2 (poly width)
r302 = 2 (gate length)
r303 = 4 (high voltage gate length)
r304 = 3 (poly spacing)
r305 = 1 (spacing poly and unrelated diff)
r306 = 4 (width of drain and source diff)
r307 = 3 (extra gate poly)
*
```

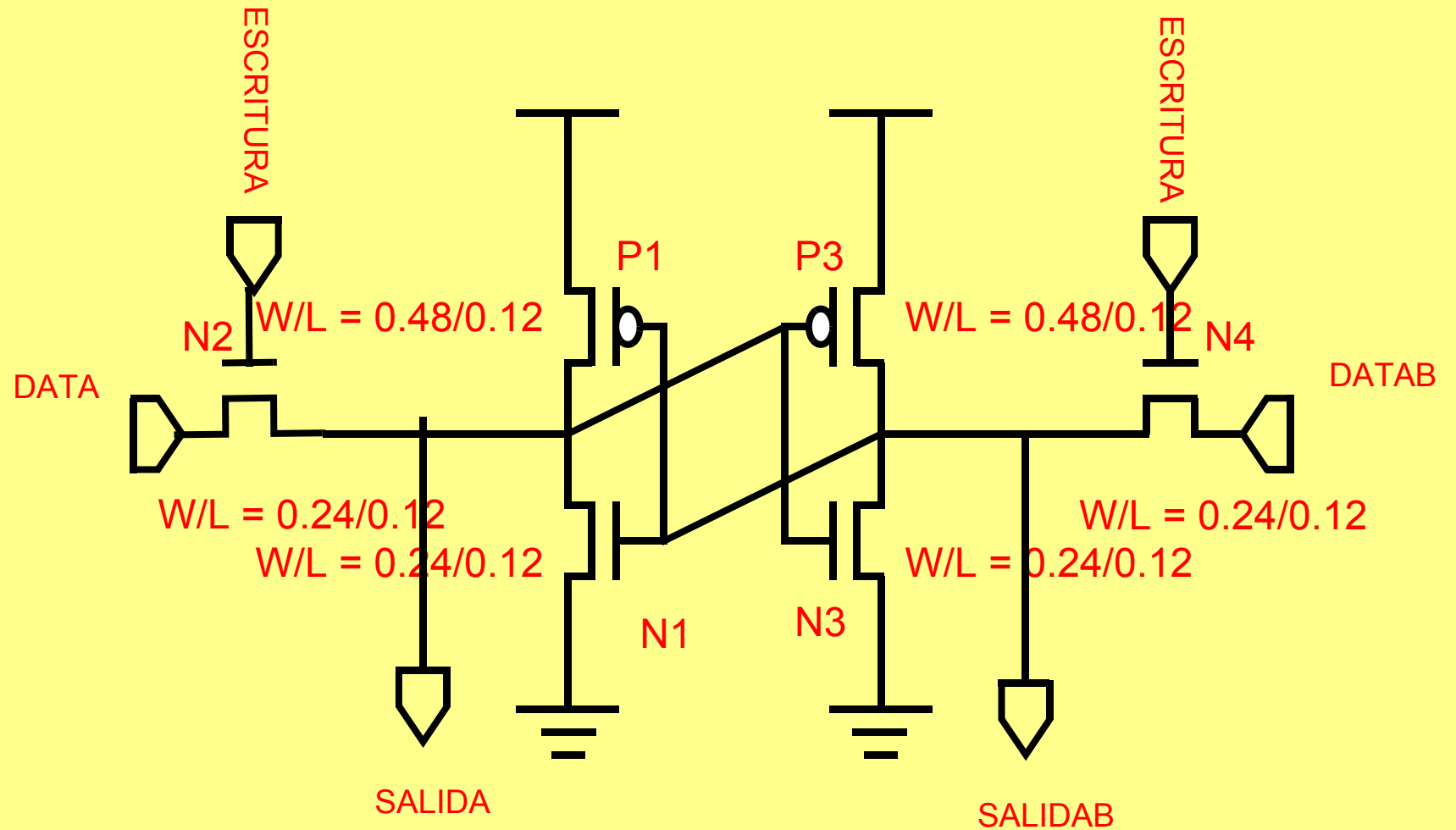


# Ejemplo: Celda de memoria RAM

Introducción

Procesos de diseño

Técnicas de diseño

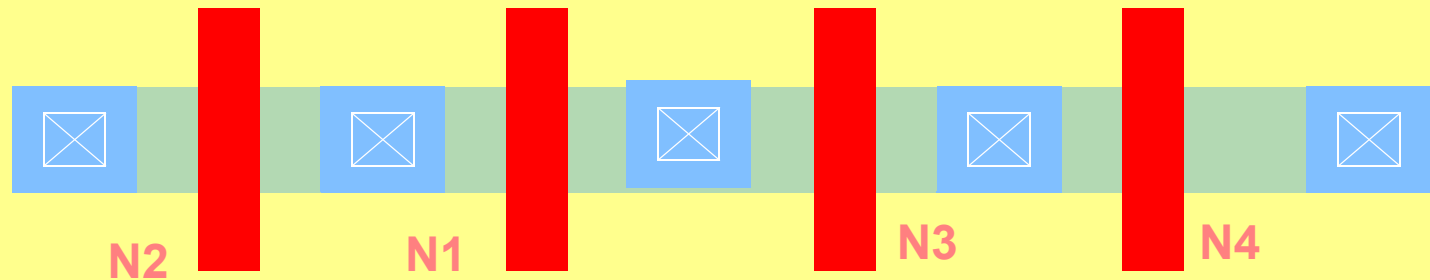
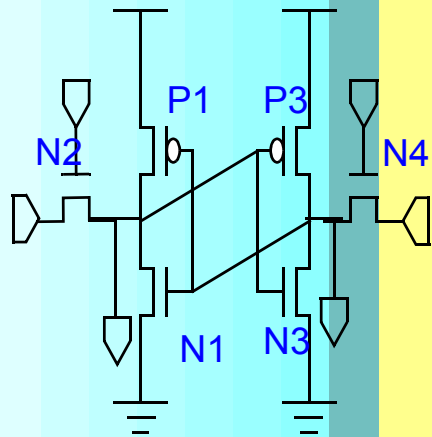


# Ejemplo: Celda de memoria RAM

Introducción

Procesos de  
diseño

Técnicas de  
diseño

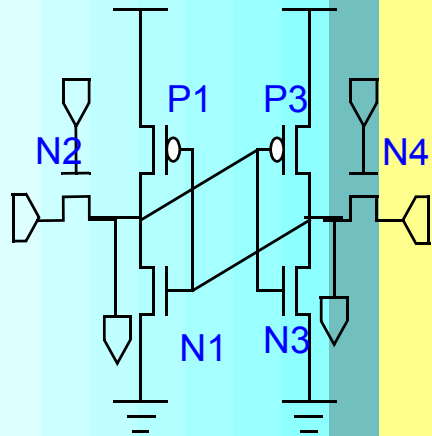
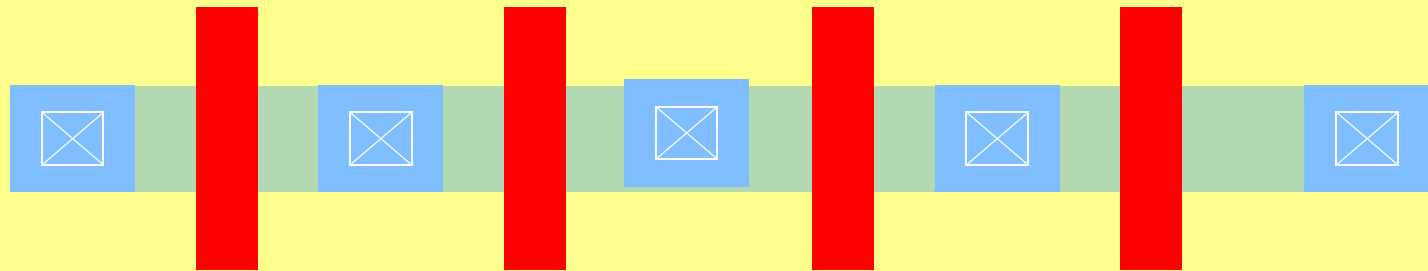
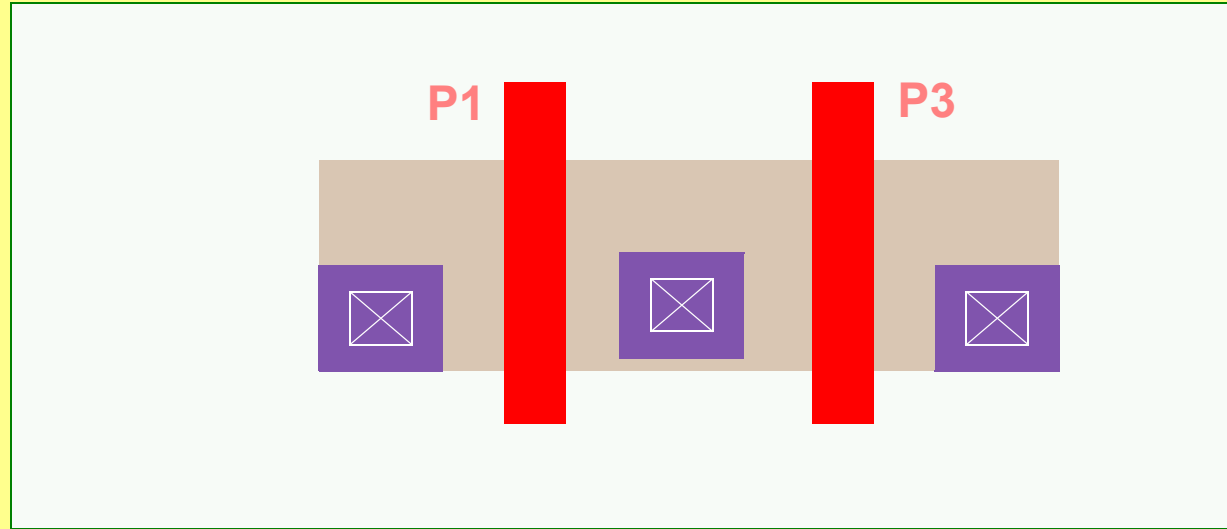


# Ejemplo: Celda de memoria RAM

Introducción

Procesos de  
diseño

Técnicas de  
diseño

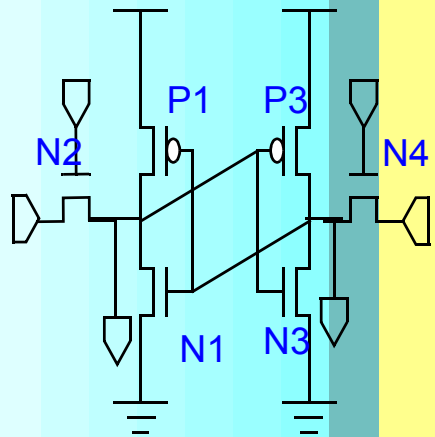
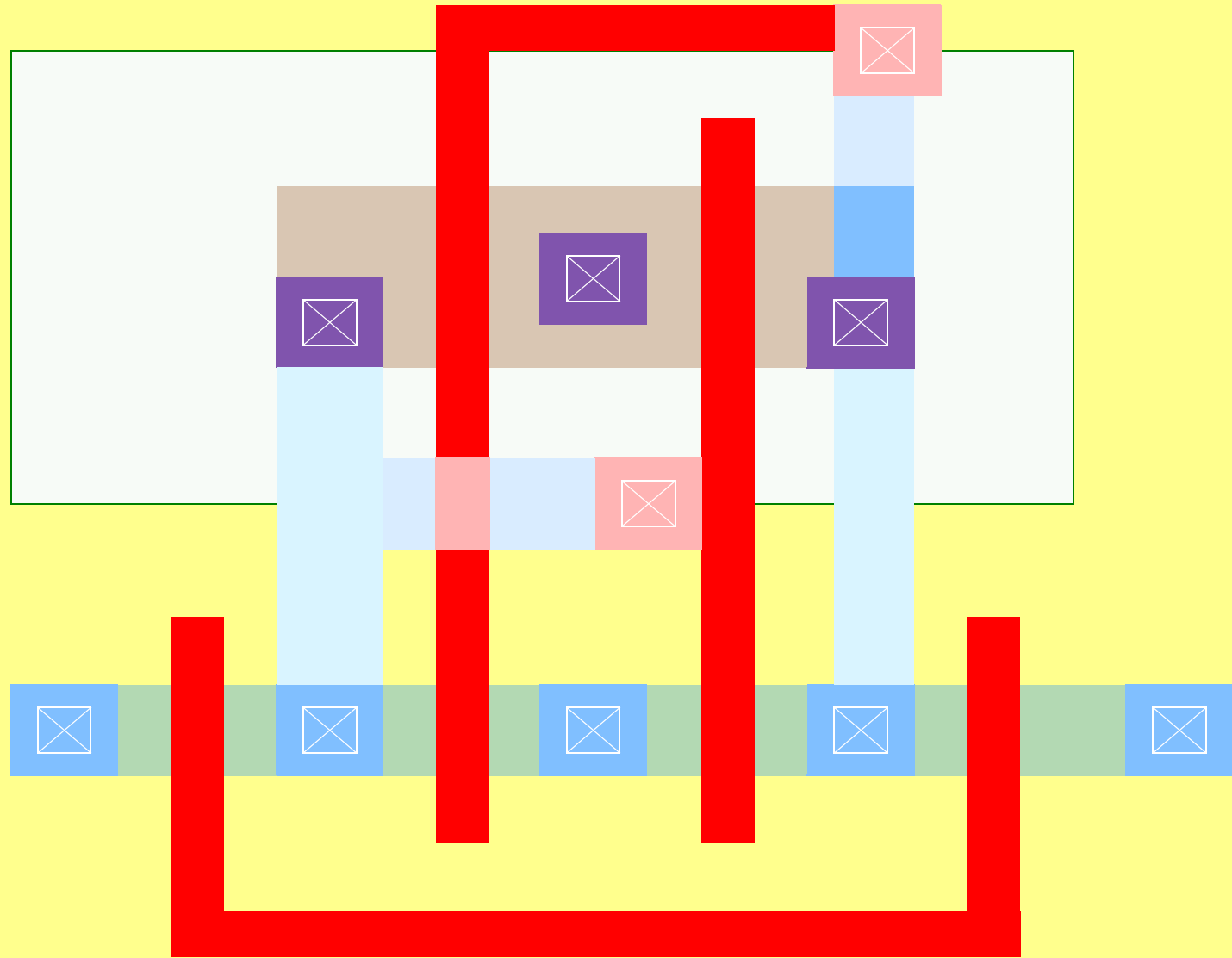


# Ejemplo: Celda de memoria RAM

Introducción

Procesos de  
diseño

Técnicas de  
diseño

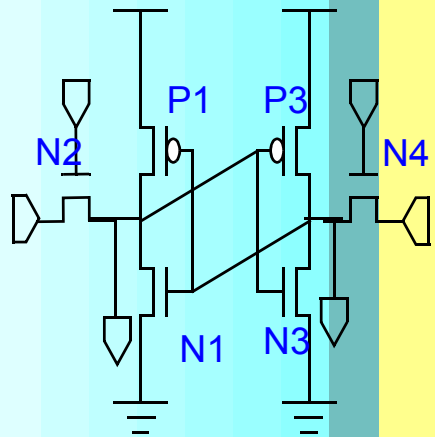
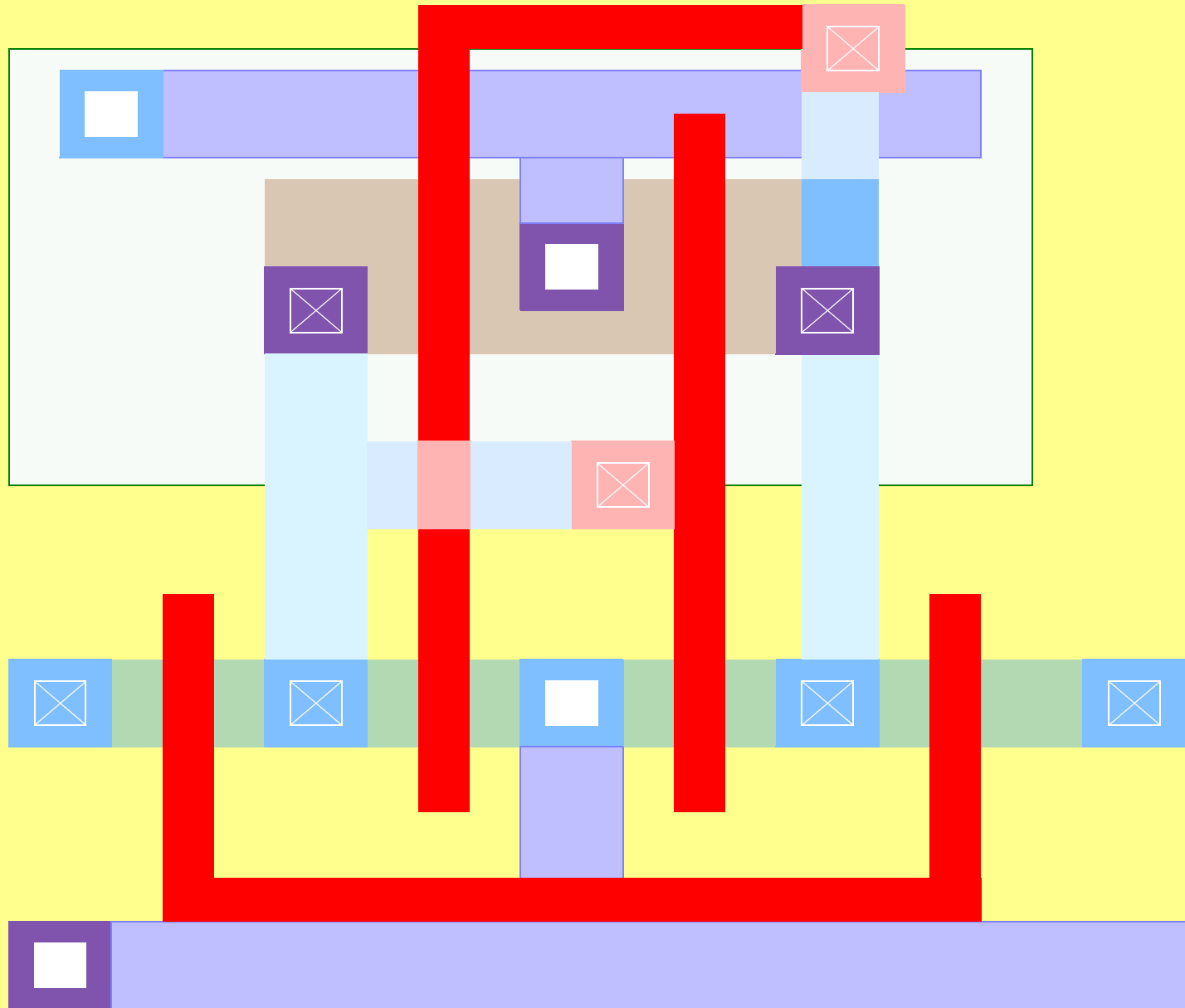


# Ejemplo: Celda de memoria RAM

Introducción

Procesos de  
diseño

Técnicas de  
diseño

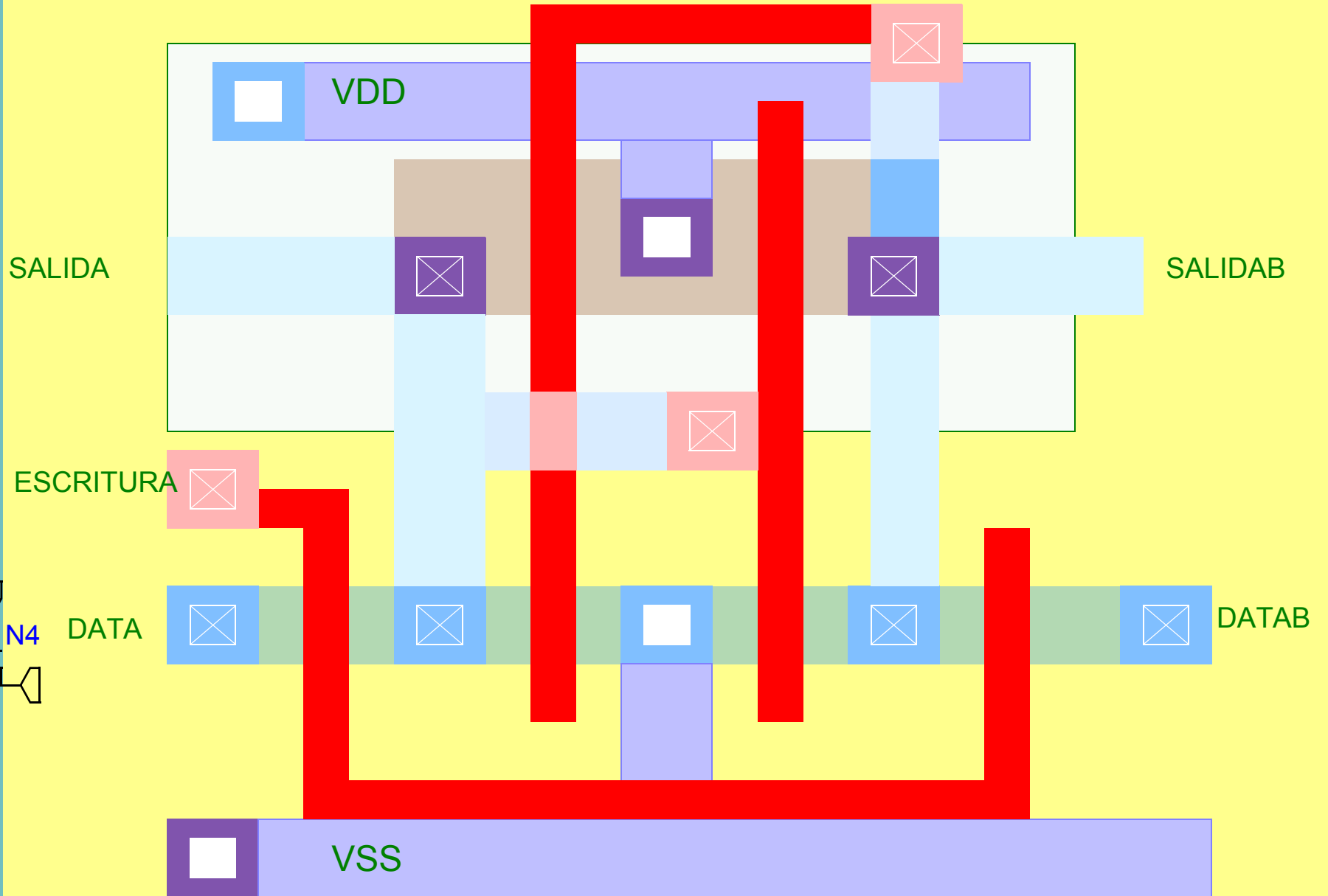
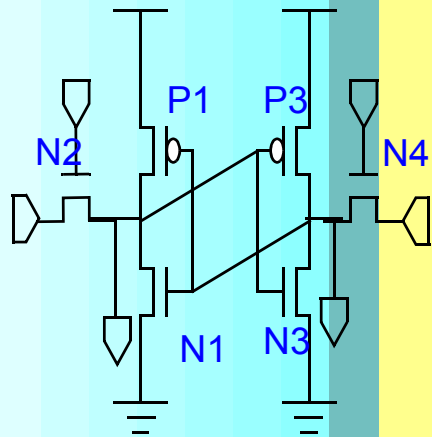


# Ejemplo: Celda de memoria RAM

Introducción

Procesos de diseño

Técnicas de diseño



# Técnicas de diseño

Introducción

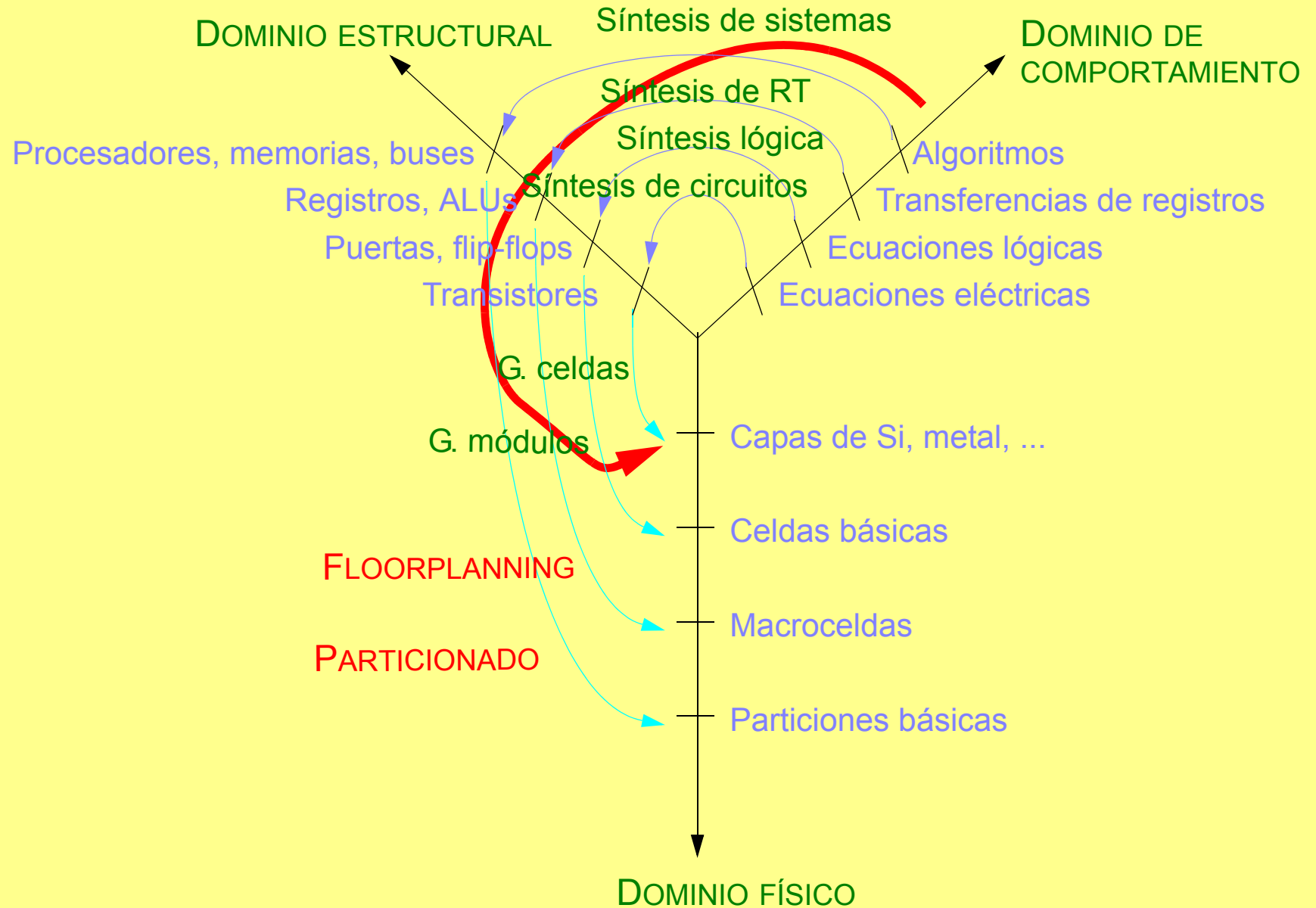
Procesos de  
diseño

**Técnicas de  
diseño**

El flujo de diseño *top-down* parte de una descripción global del sistema (sin precisar en las diferentes partes ni especificaciones cuantitativas), para, a partir de dicha descripción, ir refinando cada vez con más detalle las diferentes partes del sistema.

El flujo de diseño *bottom-up* parte de unas especificaciones muy detalladas del sistema para implementar las diferentes partes del sistema, las cuales serán conectadas entre sí con posterioridad.

# Flujo de diseño top-down



Introducción

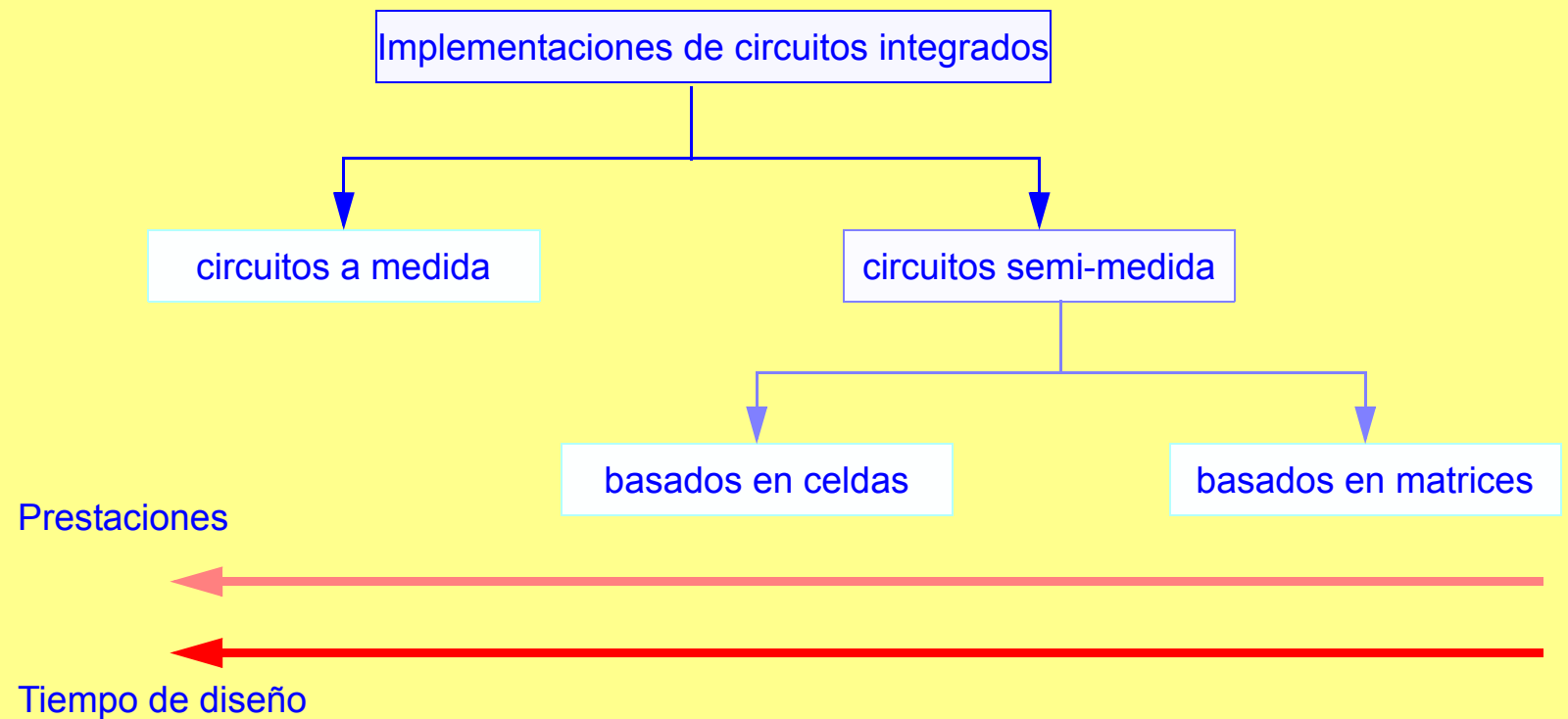
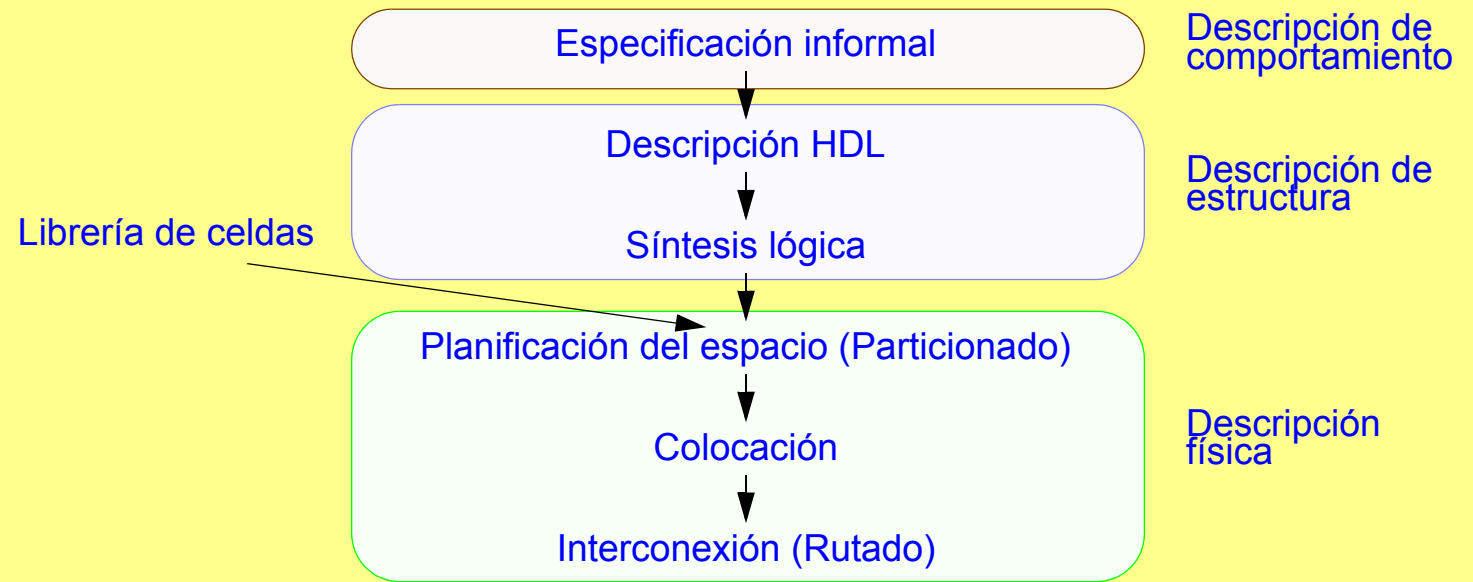
Procesos de diseño

Técnicas de diseño

Introducción

Procesos de diseño

Técnicas de diseño

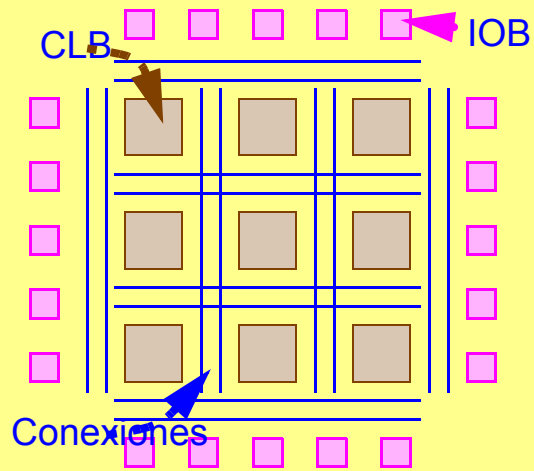


# DISPOSITIVOS CONFIGURABLES

Introducción

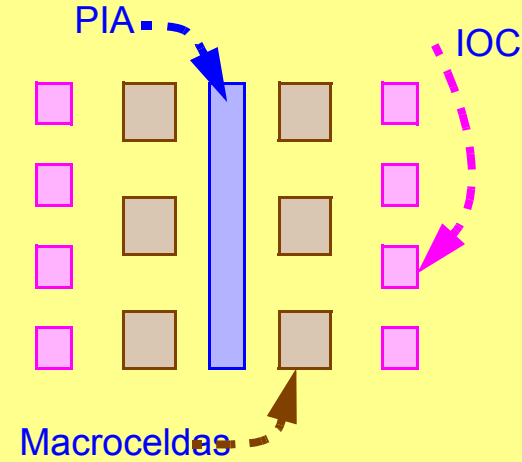
Procesos de diseño

Técnicas de diseño

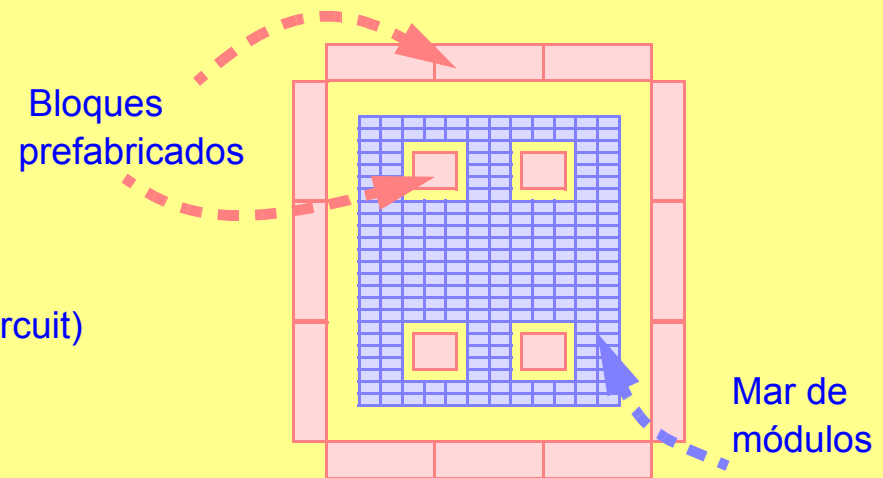


**CPLD**  
(Complex Programmable Logic Device)

**FPGA**  
(Field Programmable Gate Array)



**SA o SASIC**  
(Structured Application specific integration circuit)

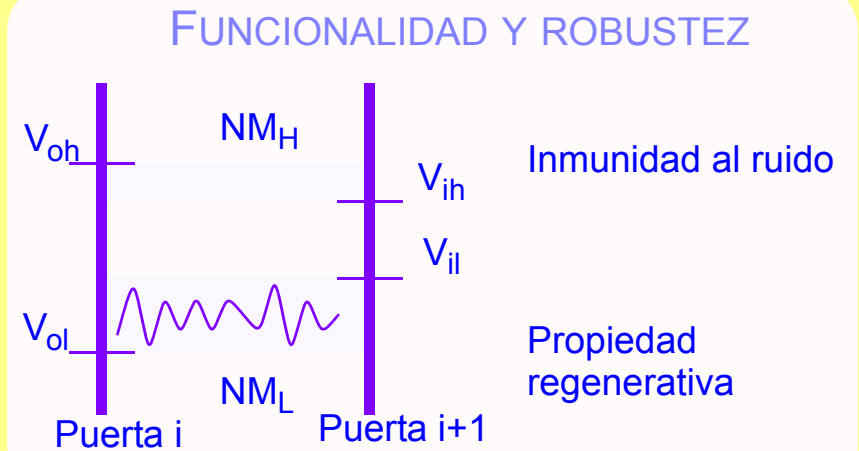
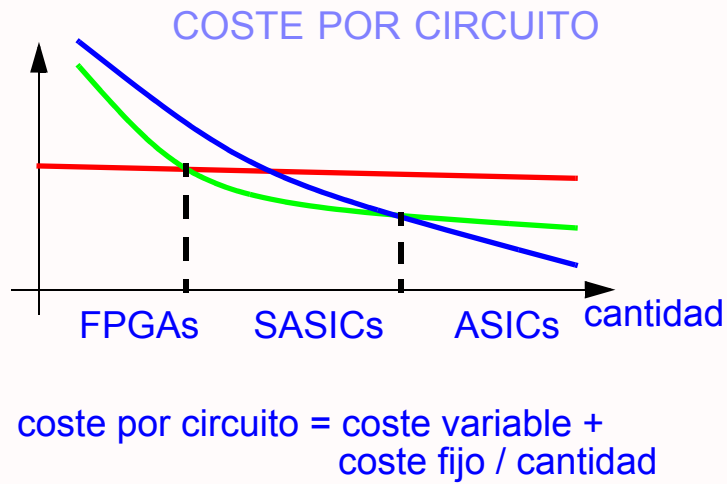


# PARÁMETROS DE CALIDAD

Introducción

Procesos de diseño

Técnicas de diseño



## VELOCIDAD

retraso total = retraso de propagación de lógica +  
retraso de propagación de registros +  
restricciones temporales

## CONSUMO DE POTENCIA

